

визуализацию сигналов и создаёт предпосылки для частичной цифровизации учебного процесса.

Предлагаемая конструкция ориентирована на применение сменных учебных модулей. Например, один модуль может содержать схемы на биполярных и полевых транзисторах, другой - узлы на операционных усилителях, третий - логические элементы и простейшие цифровые автоматы, четвёртый - образцы материалов или электронных компонентов, характеристики которых зависят от температуры, освещённости или иных внешних факторов. Базовый стенд в этом случае обеспечивает все необходимые воздействия и измерения, а конкретное содержание лабораторной работы определяется установленным модулем. Такой подход делает систему масштабируемой, унифицированной и удобной для модернизации.

Ожидается, что разрабатываемое устройство позволит сократить количество отдельного лабораторного оборудования, повысить наглядность практических занятий и обеспечить единую техническую основу для выполнения работ по нескольким учебным дисциплинам. Разработка модульного учебного стенда на базе ESP32 представляет интерес как для образовательных организаций, так и для учебно-научных лабораторий.

Список использованных источников

1. Madhan M., Mohanraj P., Sivagurunathan G. ESP32-based Smartphone Oscilloscope: Real-Time Signal Processing and Secure Cloud Integration via MQTT //2025 International Conference on Sustainable Communication Networks and Application (ICSCN). – IEEE, 2025. – С. 297-304.

2. Карданец С. Современные учебные системы //Беспроводные технологии. – 2015. – №. 3. – С. 56-61.

Ганиев Айнур Азатович, студ. гр. 6101-110303D, ajnur.ganiev2016@yandex.ru.
Шестаков Дмитрий Александрович, аспирант, гр. А4_01.03.02, shestakov.da@ssau.ru.

УДК 621.317.75

РАЗРАБОТКА МНОГОКАНАЛЬНОГО АНАЛОГОВОГО АНАЛИЗАТОРА ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

И.В. Настенков, Д.А. Шестаков

«Самарский национальный исследовательский университет имени
академика С.П. Королева», г. Самара

Ключевые слова: многоканальный анализатор, аналоговый сигнал, входной тракт, параллельный АЦП, ПЛИС, цифровая обработка, USB-интерфейс.

Современные электронные системы характеризуются увеличением числа одновременно работающих аналоговых и смешанных сигналов, усложнением алгоритмов управления и ростом требований к синхронности измерений. Особенно остро задача многоканальной регистрации проявляется при исследовании силовой электроники, многоканальных управляющих модулей, ускорительной техники и экспериментальных установок, где важно не только зарегистрировать форму сигнала, но и сопоставить её с сигналами других каналов в рамках единой временной шкалы.

Использование стандартных осциллографов в таких задачах часто оказывается недостаточным, поскольку ограниченное количество входов, малая гибкость по режимам регистрации и отсутствие возможности удобной длительной записи затрудняют анализ. В связи с этим возникает необходимость разработки специализированного многоканального анализатора, в котором объединяются функции синхронного съёма данных, их высокоскоростного накопления и последующей программной обработки.

Целью настоящей работы является разработка архитектуры многоканального аналогового анализатора, способного выполнять синхронный захват данных по 8 скоростным и 8 низкоскоростным каналам с последующей передачей на встроенный вычислительный модуль для обработки, визуализации и управления параметрами измерения.

Разработанная структура построена по принципу функционального разделения операций. Входные аналоговые тракты обеспечивают согласование внешнего сигнала с параметрами аналого-цифрового преобразования. При их проектировании учитываются входное сопротивление, полоса пропускания, защита от перенапряжения и снижение перекрёстных помех между каналами. Для скоростных каналов рассматривается применение параллельных АЦП, работающих синхронно и независимо. Параллельное преобразование позволяет фиксировать состояние всех входов в один момент времени, что критично для анализа многоканальных систем.

После преобразования данные поступают в ПЛИС, которая выполняет функции синхронного приёма, временной организации потоков, логики запуска и первичной маршрутизации. Использование ПЛИС позволяет реализовать параллельную обработку большого числа каналов, гибко изменять алгоритмы работы и обеспечивать детерминированность операций. В ПЛИС реализуются аппаратный триггер, выделение предыстории события, фиксация условий запуска и согласование потоков данных между АЦП и внешней памятью.

Поток информации от скоростных каналов оказывается слишком большим для немедленной обработки, поэтому в структуру закладывается использование параллельной внешней памяти, взаимодействующей с ПЛИС. Она выполняет роль быстрого буфера, в который записываются

выборки до завершения регистрации или получения команды на выгрузку данных. Такой подход позволяет разделить захват сигнала и его обработку.

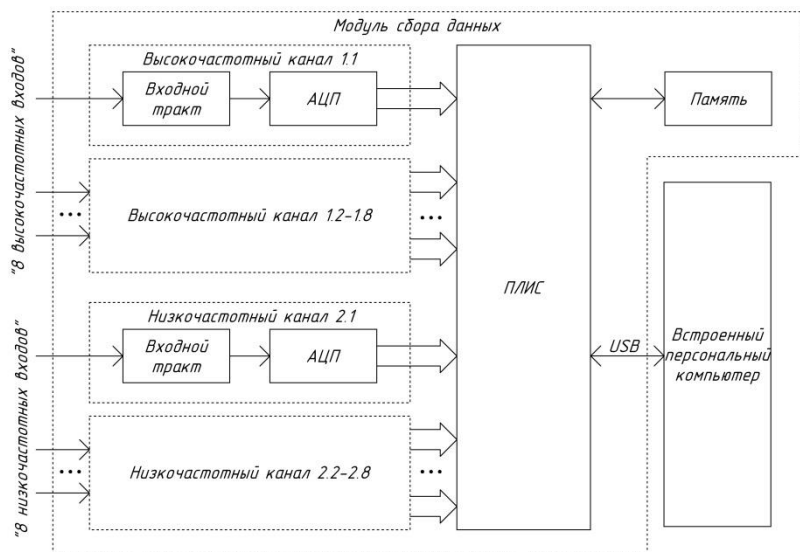


Рисунок 1 – Структурная схема

После завершения сбора информация передаётся по высокоскоростному интерфейсу USB на встроенный в устройство компьютер. На вычислительном модуле выполняются отображение осциллограмм, масштабирование временных интервалов, цифровая фильтрация, спектральный анализ и формирование пользовательского интерфейса. Подобное распределение функций между аппаратной и программной частями позволяет разгрузить измерительный тракт и сделать систему более гибкой.

На текущем этапе выполнена структурная проработка основных узлов анализатора. Осуществлён предварительный подбор компонентной базы, отвечающей требованиям по скорости преобразования, синхронности регистрации и пропускной способности цифрового тракта. Параллельно ведётся разработка принципиальной схемы устройства и создание программного обеспечения для настройки режимов работы, управления процессом регистрации и обработки данных.

Предлагаемый подход позволяет обеспечить синхронный многоканальный захват сигналов, сохранить высокую скорость регистрации и создать основу для последующего расширения аналитических возможностей. Разрабатываемый анализатор может найти применение в задачах отладки сложных электронных устройств,

исследования многоканальных систем управления, анализа процессов в силовой электронике, а также в лабораторной и учебной практике.

Список использованных источников

1. Hu H. Design of New Oscillograph Based on FPGA // Procedia Engineering. – 2011. – Т. 15. – С. 60–64.
2. Корнилин Д. В., Кудрявцев И. А. Аппаратные и программные средства систем обработки информации на основе ПЛИС и микропроцессоров //Электрон. текстовые и граф. дан. –Самара. – 2012. – Т. 1.
3. Yang H., Wang Y. Design of Handheld Oscilloscope Based on FPGA and Dual A/D // Proceedings of the 2016 4th International Conference on Electrical & Electronics Engineering and Computer Science (ICEECS 2016). – Paris: Atlantis Press, 2016. – С. 1111–1117.
4. Ning Z., Sun Y. Design of an FPGA-based USB 3.0 device controller // IEEE Transactions on Nuclear Science. – 2023.

Настенков Илья Витальевич, студ. гр. 6101–110303D, mrmak3@yandex.ru.

Шестаков Дмитрий Александрович, аспирант, гр. А4_01.03.02, shestakov.da@ssau.ru.

УДК 621.396

ПРОВЕРКА СТОЙКОСТИ БОРТОВОЙ ЭЛЕКТРОНИКИ К ВНЕШНИМ ПОМЕХАМ В РАМКАХ НАЗЕМНЫХ ИСПЫТАНИЙ

А.А. Лупцов

«Самарский национальный исследовательский университет имени
академика С.П. Королёва», г. Самара

Ключевые слова: бортовая электроника, электромагнитная совместимость, электростатический разряд, импульсные помехи, испытания, авиационная техника, стандарты ЭМС.

Бортовая электроника авиационной техники испытывает постоянное воздействие внешних электромагнитных помех – как природного, так и техногенного происхождения. Для обеспечения надёжности её функционирования проводится обязательная серия наземных испытаний на электромагнитную совместимость (ЭМС) в условиях, моделирующих реальные эксплуатационные воздействия [1].

Цель работы – разработка и апробация общей методики испытаний бортовой авиационной радиоэлектронной аппаратуры на ЭМС.

На основе метода Дельфы была выполнена экспертная оценка эффективности испытательного оборудования и частных методик. Установлено, что испытания должны выполняться в строгом соответствии с международными и национальными стандартами: MIL-STD-461G [1], RTCA DO-160G, IEC 61000-4-2, IEC 61000-4-6 и др. [1, 2]. Эти документы устанавливают конкретные методики контроля параметров в процессе