

Государственный комитет Российской Федерации
по высшему образованию

Самарский государственный аэрокосмический университет
им. академика С. П. КОРОЛЕВА

Н. Н. В а с и н

УСТРОЙСТВА СВЯЗИ
С ОБЪЕКТОМ АВТОМАТИЗАЦИИ
НА БАЗЕ IBM PC

Учебное пособие

Самара 1994

УДК 681.327

Устройства связи с объектом автоматизации на базе IBM PC: Учеб. пособие / Н. Н. Васин; Самар. гос. аэрокосм. ун-т. Самара, 1994. 56 с. ISBN 5-230-16867-6

Рассматриваются некоторые вопросы разработки УСО на базе IBM PC, дано описание, приведены примеры разработки и технические характеристики ряда функциональных модулей, выпускаемых серийно.

Пособие предназначено для студентов специальности 22.02 специализации АСНИ. Оно может также быть полезно студентам других специальностей, изучающим технические средства систем автоматизации. Подготовлено на кафедре «Информационные системы и технологии».

Табл. 6. Ил. 29. Библиогр.: 4 назв.

Печатается по решению редакционно-издательского совета Самарского государственного аэрокосмического университета им. академика С. П. Королева

Рецензенты: *К. Л. Куликовский, В. К. Компанец*

ISBN 5-230-16867-6

© Самарский государственный
аэрокосмический университет,
1994

ВВЕДЕНИЕ

Массовый выпуск персональных ЭВМ (ПЭВМ) типа IBM PC и совместимых с ними предопределил использование ПЭВМ не только в качестве средств оргтехники, но и их широкое применение в области автоматизации научных исследований и испытаний образцов новой техники (АСНИ), а также автоматизации технологических процессов (АСУ ТП). Основной задачей при этом становится разработка устройств связи объекта автоматизации с компьютером (УСО).

При разработке АСНИ малой сложности УСО может быть реализовано как набор функциональных модулей (ФМ), выполненных в виде печатных плат, вставляемых в свободные разъемы (слоты) материнской платы IBM PC. Все разъемы соединены с системной магистралью компьютера, определяемой стандартом ISA (Industry Standard Architecture) для IBM PC XT/AT или EISA (Enhanced ISA) для IBM PC 386/486. Магистраль дает возможность работы устройств как с 8-разрядной, так и с 16-разрядной шиной данных. Блок питания ПЭВМ имеет запас по мощности, поэтому его можно использовать для функциональных модулей УСО. Датчики (Д) и исполнительные механизмы (ИМ) соединяются с ФМ посредством кабелей и разъемов, доступных со стороны задней стенки ПЭВМ. Поскольку количество свободных слотов ограничено и составляет 2...4, то при разработке более сложных систем УСО строится на базе одного из стандартных интерфейсов (КАМАК, VME, EUROBUS,...). Сопряжение аппаратуры УСО с IBM PC в этом случае производится через специальный адаптер.

1. ФУНКЦИОНАЛЬНЫЕ МОДУЛИ УСО

УСО осуществляет сбор информации с объекта автоматизации и на основе полученной информации передает на объект управляющие воздействия.

С этой целью на объекте устанавливаются датчики аналоговых и дискретных сигналов, а также исполнительные механизмы.

Поэтому в УСО должна входить аппаратура ввода-вывода дискретной информации, а также аппаратура ввода-вывода аналоговых сигналов.

В качестве устройств ввода-вывода дискретной информации используются входные и выходные регистры, а также двоичные счетчики.

Разрядность входных регистров определяет количество двухпозиционных датчиков, состояние которых может быть проконтролировано.

Входные регистры могут также использоваться для ввода данных с внешних кодирующих устройств.

Сигналы выходных регистров либо непосредственно управляют исполнительными механизмами, либо через буферные силовые транзисторы и реле или подаются на декодирующие устройства.

На основе счетчиков строятся таймеры, устройства подсчета количества событий на заданном интервале времени и аналого-цифровые преобразователи (АЦП) «время-код», «частота-код».

Аппаратура ввода-вывода аналоговых сигналов обычно содержит один или несколько измерительных усилителей, коммутатор аналоговых сигналов, усилитель выборки-запоминания (УВЗ), АЦП «напряжение-код» и некоторые вспомогательные устройства.

Как правило, это наиболее сложная и дорогостоящая часть УСО. Вывод аналоговых сигналов осуществляют цифро-аналоговые преобразователи (ЦАП).

Для реализации функций УСО зарубежными фирмами было разработано семейство модулей в виде печатных плат *PC Lab Card Family*, вставляемых в свободные слоты ПЭВМ [1].

Серийное изготовление аналогичных модулей налажено малыми и совместными предприятиями и в нашей стране.

Данное семейство включает в себя не только аппаратные средства, но и программное обеспечение.

Технические характеристики ряда модулей приведены в таб. 1.1, 1.2, из которых следует, что в наборе *PC Lab Card* имеется достаточно большое количество устройств различного функционального назначения: входные и выходные регистры, счетчики-таймеры, ЦАП, АЦП с аналоговыми коммутаторами и инструментальными усилителями. Кроме того, в наборе достаточно много универсальных модулей, в которых объединены вышеперечисленные устройства.

Таблица 1.1.

Устройства и параметры		Модуль			
		<i>PCL-720</i>	<i>PCL-722</i>	<i>PCL-726</i>	<i>PCL-830</i>
Входной регистр	Число разрядов	32	144	16	16
Выходной регистр	Число разрядов	32		16	16
Счетчик импульсный	Количество счетчиков	3	-	-	2
	Тип счетчика	8253	-	-	AMD 9513
ЦАП	Число каналов	-	-	6	-
	Увых, В	-	-	+5; +10	-
	I вых, мА	-	-	4...20	-

Устройства и параметры		Модуль				
		PCL-711	PCL-812	PCL-812 PG	PCL-718	PCL-818
АЦП	Кол-во разрядов Длительность мкс	12 25	12 25	12 25	12 12 (8)	12 8
Усилитель	Уровень Увх, В Переключен. уровня	+5 -	+10, +5, +2, +1 Выборочное	+10, +5, +2, +1.25 +0.625 +0,3125 Программное	+10, +5, +2,5; +1, +0,5 Выборочное	+10, +5, +2,5; +1, +0,5 Программное
Коммутатор	Число однополюсн. каналов или дифферен.	8 -	16 -	16 -	16 8	16 8
ЦАП	Кол-во ЦАП	1	2	2	2	2
	Кол-во разрядов Увхх, В	12 0...5 0...10	12 0...5	12 0...5 0...10	12 0...5	12 0...5 0...10
Входной регистр	Число разрядов	16	16	16	16	16
Выходной регистр	Число разрядов	16	16	16	16	16
Счетчик импульсн.	Тип счетчика	-	8253	8253	8254	8254

Примером многоканального модуля ввода-вывода дискретной информации является *PCL-722* (рис. 1.1), позволяющий обмениваться информацией объемом в 144 бита между ПЭВМ и объектом автоматизации. Модуль реализован на базе 6 параллельных адаптеров ППА типа *Intel-8255* (отечественный аналог КР580ВВ55). Каждый адаптер имеет 3 восьмиразрядных канала (порта) А, В, С ввода-вывода данных. Поставляемое программное обеспечение реализует режим 0 работы адаптера, при котором каждый канал программируется на безусловный программно-управляемый ввод или вывод данных. Адрес канала и направление передачи данных задают соответствующие дешифраторы. Буферные схемы позволяют повысить нагрузочную способность устройства. Модуль позволяет также реализовать обмен данными по прерываниям.

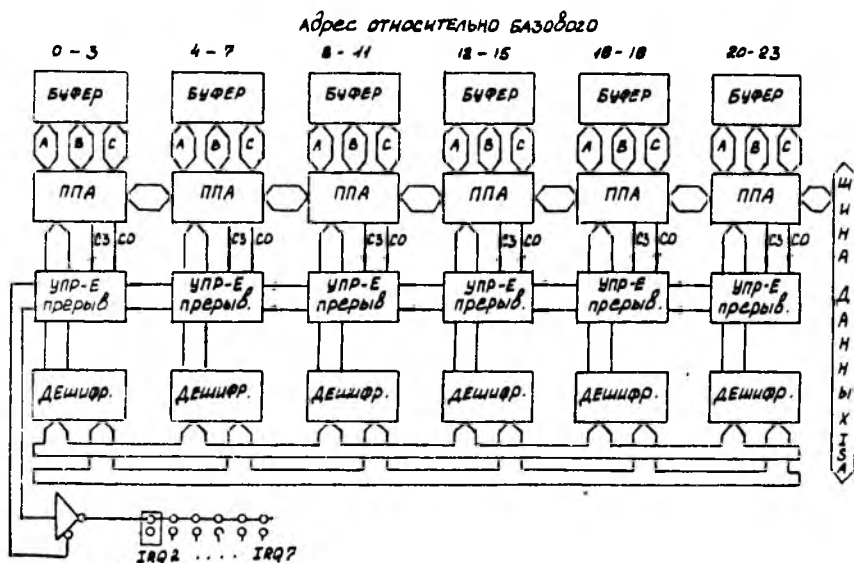


Рис. 1.1. Блок-схема модуля *PCL-722*

Для этого устройства управления прерываниями используют 0 и 3 разряды порта С каждого адаптера, обобщенный сигнал которых

подключается к одной из линий запроса на обслуживание *IRQ*, задавая определенный уровень (приоритет) прерывания.

Модуль *PCL-830* (рис. 1.2) позволяет реализовать 10-канальный счетчик-таймер на базе двух больших интегральных схем (БИС) типа *AMD 9513*. Кроме того, он имеет два 16-разрядных регистра: входной и выходной. Обмен данными возможен как программно-управляемый, так и по прерываниям.

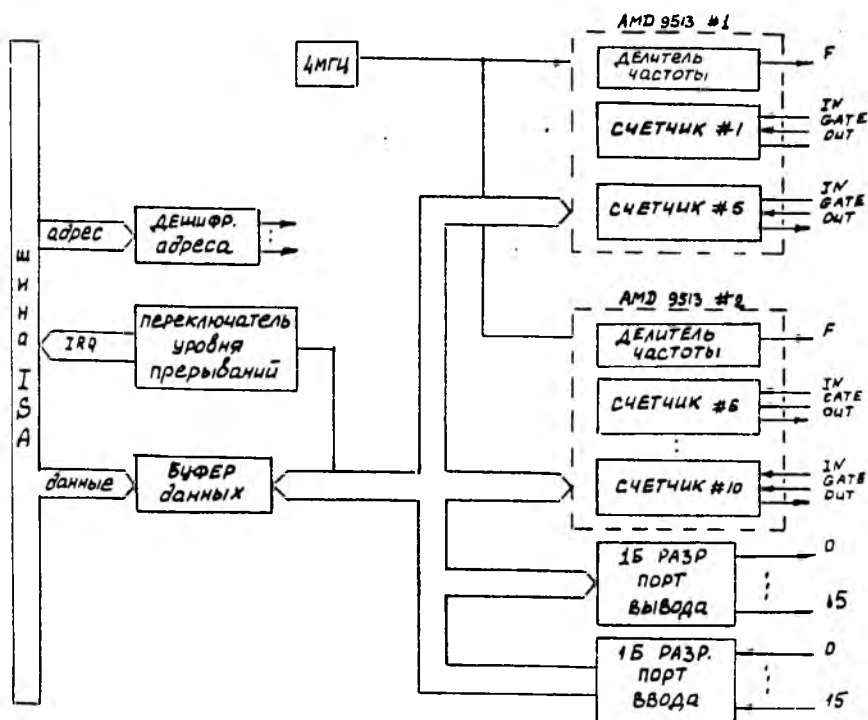


Рис. 1.2. Блок-схема модуля *PCL-830*

Для вывода аналоговых сигналов можно использовать 6-канальный модуль *PCL-726* (рис. 1.3), который позволяет вырабатывать сигналы напряжения в диапазоне $\pm 5В$, $0...5В$, или $\pm 10В$, $0...10В$.

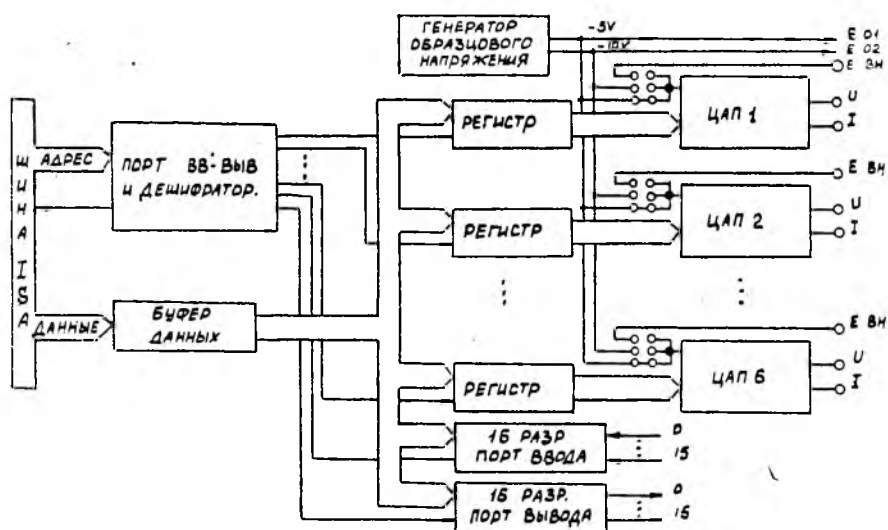


Рис. 1.3. Блок-схема модуля PCL-726

Модуль может также вырабатывать сигналы тока в диапазоне 4...20 мА. Время установления сигнала на выходе ЦАП не превышает 70 мкс, входной код 12-разрядный, погрешность составляет не более 0,012 %. При использовании более быстродействующих операционных усилителей время установления выходного сигнала может быть уменьшено до 5 мкс. Функциональные возможности модуля расширены за счет использования двух 16-разрядных регистров (входного и выходного).

Ввод аналоговых сигналов осуществляет целый ряд модулей: PCL-712, 714, 718, 720 и др. Модули различаются числом каналов, точностью, быстродействием и функциональными возможностями. Модуль PCL-718 (рис. 1.4) является многофункциональным, высокопроизводительным, быстродействующим, многоканальным устройством сбора данных, совместимым с IBM PC XT / AT. Разнообразные преобразователи, входящие в его состав, богатые программные средства обеспечивают широкое применение модуля в составе АСНИ, АСУ ТП. Измеряемые аналоговые сигналы U_x диапазона от $\pm 0,5$ В до ± 10 В поступают на вход аналогового

коммутатора (АК), который может быть либо 16-канальным однополюсным, либо 8-канальным двухполюсным. Сигнал с выхода АК подается на измерительный усилитель (ИУ) с переключаемым коэффициентом усиления. ИУ обеспечивает приведение сигналов пяти поддиапазонов к единому диапазону. АЦП обеспечивает преобразование входного напряжения 0..10 В в 12-разрядный код со скоростью до 100000 преоб/с. На время работы АЦП амплитуда преобразуемого сигнала запоминается в УВЗ. Запуск АЦП может осуществляться:

- программным путем от ПЭВМ,
- от запрограммированного внутреннего таймера,
- от внешнего источника запускающих импульсов.

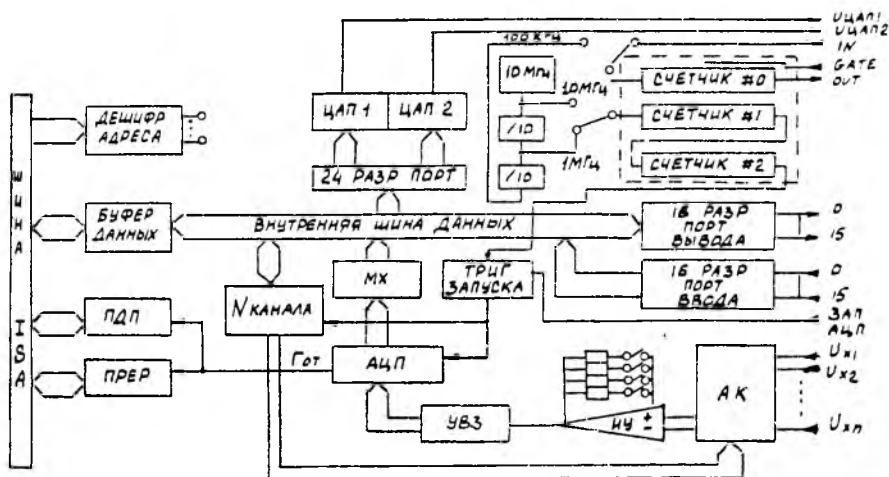


Рис. 1.4. Блок-схема модуля PCL-718

Разрешающая способность АЦП ± 1 ед. мл. разряда, погрешность преобразования не превышает 0,01 %. Предусмотрено 3 режима передачи результатов преобразования в ЭВМ: программно-управляемый, режим ввода данных по прерываниям, режим прямого доступа к памяти (ПДП). На внутреннюю шину данных результаты преобразования передаются через мультиплексор МХ.

Два 12-разрядных ЦАП позволяют формировать выходное напряжение в диапазоне 0...5В при максимальной нагрузке по току 5 мА. Время установления выходного сигнала не превышает 5 мкс, погрешность не более 0,012 %. Для ввода и вывода дискретной информации используются два 16-разрядных регистра: входной и выходной. Уровень входных и выходных сигналов совместим с ТТЛ логикой. Программируемый таймер-счетчик выполнен на микросхеме *Intel 8254*. Он содержит три 16-разрядных счетчика, которые могут программироваться на различные режимы работы. Для обеспечения работы счетчиков в режиме таймера, а также для реализации АЦП «время-код» в *PCL-718* предусмотрен генератор стабильной частоты 10 МГц, 100 кГц.

Программное обеспечение модуля *PCL-718* содержит пакет подпрограмм управления вводом-выводом данных, в том числе подпрограмму управления вводом-выводом по прерываниям, подпрограмму прямого доступа к памяти, а также программу метрологической аттестации модуля, демонстрационные программы.

Для расширения функциональных возможностей модулей (увеличение числа каналов, измерение низкоуровневых сигналов, в том числе сигналов термопар (ТП), повышение мощности выходных управляющих сигналов, гальваническое разделение входных и выходных цепей преобразователей) семейство

PC Lab Card включает дополнительные (дочерние-*PCLD*) платы. Дополнительные платы *PCLD* подключаются к основным посредством гибкого плоского кабеля, они находятся вне ПЭВМ и с шиной *ISA* непосредственной связи не имеют. Например, плата *PCLD-789* содержит 16-канальный двухполюсный коммутатор с измерительным усилителем, коэффициент усиления которого может переключаться, задавая 8 значений: $K=0,5; 1; 2; 10; 50; 100; 200; 1000$. В аналогичном по функциям модуле *PCLD-889* коэффициент усиления изменяется программным путем. На плате возможно размещение схем компенсации температуры холодных спаев ТП для решения задач термометрии. Ко входам модуля типа *PCL-718* (и других аналогичных) может быть подключено до 10 плат типа *PCLD-789, 889*, что увеличивает количество преобразуемых модулем аналоговых сигналов до 160.

Управление мощными исполнительными механизмами может осуществляться через релейные платы *PCLD-785, 786*. Первая

представляет собой набор из 16 реле, управляемых 16-разрядным цифровым выходным кодом. Контакты обеспечивают коммутацию переменного и постоянного тока 1А и напряжения 120 В. Вторая плата содержит 8 реле, размещенных на ней, и может управлять восемью внешними реле. Плата *PCLD-782* реализует оптоэлектронную развязку 16-цифровых входов таких модулей, как *PCL-718, 714, 712, 720*. В семействе *PC Lab Card* имеется целый ряд других дочерних плат, соединительных кабелей, контакторов, которые с помощью винтов или специальных зажимов позволяют подключать сигналы датчиков ко входам модулей.

Поскольку при автоматизации экспериментальных исследований и технологических процессов условия эксплуатации ПЭВМ могут быть значительно более жесткими, чем при работе конторского оборудования, то был разработан компьютерный блок *IPC-600*, предназначенный для применения в промышленности. Блок промышленного *PC* обеспечивает вентиляцию всех устройств через сменные воздушные фильтры, что обеспечивает безотказную работу в пыльной среде. *IPC-600* включает блок питания и пассивную соединительную панель с 8 слотами: 6 слотов шины *ISA* для

IBM PC/AT и 2 слота для *XT*. В блоке предусмотрена ниша для двух дисковых устройств, которые защищены от тряски, вибраций и ударов резиновыми амортизаторами. Кроме того, возможно использование электронного статического «диска», состоящего из набора *PCL-790, RAM PCL-7912, EPROM PCL-7922*, который может существенно повысить надежность устройств хранения информации в условиях воздействия вибраций, ускорений и ударов. Все устройства ПЭВМ выполнены в виде съемных плат, вставляемых в пассивную соединительную панель. Поэтому конфигурацию вычислительной системы определяет пользователь. В зависимости от требований информационной производительности в системе могут применяться платы ЦП *PCA-6121* или *PCA-6130*. Плата *PCA-6121* с размерами *PC/AT* содержит 16-разрядный микропроцессор 80286, к которому можно добавить сопроцессор 80287 и оперативную память до 8 Мбайт. Платы могут быть без встроенной памяти (*PCA-6121/OK*), с встроенной памятью в 512 кбайт (*PCA-6121/512K*) и с объемом встроенной памяти 1 Мбайт (*PCA-6121/1M*). Дополнительные платы памяти подключаются непосредственно к плате ЦП и не занимают дополнительных слотов. *PCA-6130* содержит 32-разрядный центральный процессор 80386 с оперативной памятью до 16 Мбайт, из которых

8 Мбайт может быть установлено на плате ЦП и 8 Мбайт — на дополнительной плате. Плата стандартной конфигурации *РСА-6130/0К* — без встроенной памяти, *РСА-6130/1М* — с памятью объемом 1 Мбайт, *РСА-6130/2М* — с памятью в 2 Мбайта.

2. СОПРЯЖЕНИЕ ФУНКЦИОНАЛЬНЫХ МОДУЛЕЙ УСО С МАГИСТРАЛЬЮ *ISA*

2.1. Магистраль *ISA*

Магистраль *ISA* персональной ЭВМ *IBM PC/XT* выполнена в виде печатных проводников материнской платы, к которым подключено несколько двухрядных 62-контактных системных разъемов (розеток) по 31 контакту в ряду *A* и *B* [2]. В эти разъемы (слоты) и устанавливаются ФМ с печатными разъемами (вилками). Магистраль *IBM PC/AT* отличается дополнительным 36-контактным разъемом с двумя рядами контактов *C* и *D*. Как правило, на материнской плате устанавливается 6 или 8 слотов расширения, причем в *IBM PC/AT* обычно 2 разъема 62-контактные, а остальные 98-контактные. Необходимо отметить, что 98-контактные разъемы допускают установку в них плат с 62 контактами, при этом никаких особенностей в функционировании модуля не будет. Нумерация контактов и условное обозначение выводов системных разъемов приведены в табл. 2.1, 2.2. Ниже приводится описание функций выводов и сигналов магистральной.

RESET (контакт *B2* системного разъема) — по данной линии передается сигнал сброса, вырабатываемый блоком питания ПЭВМ при включении и выключении. *RESET* сбрасывает ФМ в исходное состояние.

A0...A19 (контакты *A31...A12*) — 20-разрядный адрес, передаваемый по этим линиям, позволяет адресовать 1 Мбайт памяти. Сигналы на этих линиях формируются либо процессором, либо контроллером ПДП. При адресации внешних устройств, в том числе ФМ УСО, адрес задается по линиям *A0...A15*, сигналы на *A16...A19* при этом не определены. В ранних моделях ПЭВМ для адресации внешних устройств использовалось всего десять разрядов *A0...A9*. Поэтому в настоящее время существуют ФМ с такой укороченной адресацией.

Функциональное назначение контактов	Номера контактов		Функциональное назначение контактов
"Земля"	B1	A1	I/O CHK
RESET	B2	A2	SD7
+5B	B3	A3	SD6
IRQ9	B4	A4	SD5
-5B	B5	A5	SD4
DRQ2	B6	A6	SD3
-12B	B7	A7	SD2
OWS (CARDSEL)	B8	A8	SD1
+12B	B9	A9	SD0
"Земля"	B10	A10	I/O CHRDY (READY)
$\overline{\text{SMEMW}}$	B11	A11	AEN
$\overline{\text{SMEMR}}$	B12	A12	SA19
$\overline{\text{I/OWR}}$	B13	A13	SA18
$\overline{\text{I/ORD}}$	B14	A14	SA17
$\overline{\text{DACK3}}$	B15	A15	SA16
$\overline{\text{DRQ3}}$	B16	A16	SA15
$\overline{\text{DACK1}}$	B17	A17	SA14
$\overline{\text{DRQ1}}$	B18	A18	SA13
REFRESH ($\overline{\text{DACK0}}$)	B19	A19	SA12
SYSCLK	B20	A20	SA11
IRQ7	B21	A21	SA10
IRQ6	B22	A22	SA9
IRQ5	B23	A23	SA8
IRQ4	B24	A24	SA7
IRQ3	B25	A25	SA6
DACK2	B26	A26	SA5
TC	B27	A27	SA4
BALE	B28	A28	SA3
+5B	B29	A29	SA2
OSC	B30	A30	SA1
"Земля"	B31	A31	SA0

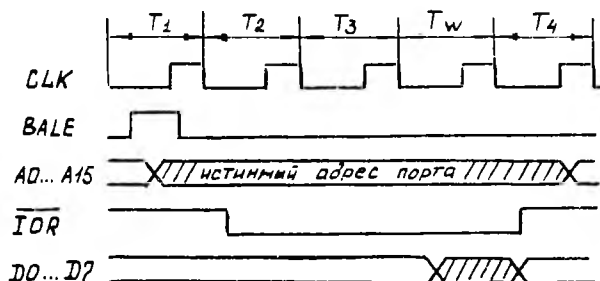
Функциональное назначение контактов	Номера контактов		Функциональное назначение контактов
<u>MEMSC16</u>	D1	C1	SBHE
<u>I/OCS16</u>	D2	C2	LA23
<u>IRQ10</u>	D3	C3	LA22
<u>IRQ11</u>	D4	C4	LA21
<u>IRQ12</u>	D5	C5	LA20
<u>IRQ15</u>	D6	C6	LA19
<u>IRQ14</u>	D7	C7	LA18
<u>DACK0</u>	D8	C8	LA17
<u>DRQ0</u>	D9	C9	<u>MEMR</u>
<u>DACK5</u>	D10	C10	<u>MEMW</u>
<u>DRQ5</u>	D11	C11	SD8
<u>DACK6</u>	D12	C12	SD9
<u>DRQ6</u>	D13	C13	SD10
<u>DACK7</u>	D14	C14	SD11
<u>DRQ7</u>	D15	C15	SD12
<u>+5B</u>	D16	C16	SD13
<u>MASTER</u>	D17	C17	SD14
"Земля"	D18	C18	SD15

BALE (контакт *B28*)-строб адреса. Адрес устанавливается при высоком уровне *BALE* и защелкивается при его переходе на низкий уровень.

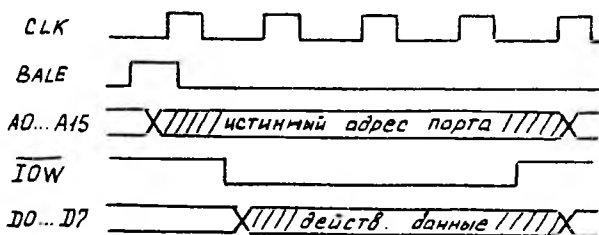
AEN(контакт *A11*)-сигнал вырабатывается контроллером ПДП на время цикла прямого доступа к ОЗУ ПЭВМ. Сигнал используется для блокировки устройств декодирования адреса ФМ, с тем чтобы адрес ПДП не был использован как адрес ФМ.

D0...D7 (контакты *A9...A2*) — байт данных. По этой шине производится обмен данными между ядром ПЭВМ и ФМ. Обмен данными между ЦП и ФМ происходит по строб-сигналам *IOR* (контакт *B14*), *IOW* (контакт *B13*). В режиме ПДП передача информации из ФМ в память ПЭВМ сопровождается сигналом *MEMW* (контакт *B11*), а чтение из ОЗУ-сигналом *MEMR* (контакт *B12*). На рис. 2.1 приведены временные диаграммы работы ФМ при обмене данными с ЦП. Шинный цикл *IBM PC/XT* состоит из четырех рабочих тактов T_1, T_2, T_3, T_4 и такта ожидания T_w . Период

тактовых импульсов *CLK* или *SYSCLK* (контакт *B20*) в различных моделях ПЭВМ может значительно отличаться. Тактовая частота в ранних моделях была 4,77 МГц, 8 МГц, в последних моделях она доходит до 50 и даже 80 МГц. Шинный цикл может быть увеличен за счет введения дополнительных тактов ожидания, которые вводятся в него на время действия сигнала *READY*.



а



б

Рис. 2.1. Цикл обмена данными с внешним устройством

IOCHRDY (*READY*)-асинхронный сигнал, который может вырабатываться адресованным ФМ, чтобы расширить текущий цикл шины. Это бывает необходимо, если ФМ имеет низкое быстродействие и при нормальной длительности цикла шины возникают сбои при вводе-выводе данных. Сигнал *READY* выводится на контакт *A10* разъема магистрали *ISA*.

Шинный цикл чтения данных из ФМ инициируется, когда выполняется команда *IN*. Во время периода T_1

(рис. 2.1, а) в активное состояние переводится сигнал *BALE*, показывающий, что на шине *A0...A15* установлен истинный адрес.

До окончания T_1 адрес защелкивается. Во втором такте T_2 процессор вырабатывает сигнал \overline{IOR} , по которому ФМ должен выставить информацию на шину данных *D0..D7*. В начале такта T_4 процессор считывает информацию с шины данных и затем снимает сигнал \overline{IOR} . Если шинные формирователи функционального модуля медленнодействующие или информация передается по достаточно длинному кабелю, то процесс чтения данных можно растянуть во времени путем введения дополнительных тактов ожидания T_w на время сигнала *READY*, формируемого ФМ.

Шинный цикл записи данных в ФМ инициируется при выполнении команды *OUT*. Цикл записи (рис. 2.1, б) аналогичен циклу чтения. Данные, которые необходимо передать в ФМ, процессор выставляет во время такта T_2 сразу же после перевода строба \overline{IOW} в активное состояние.

В старших моделях ПЭВМ дополнительный разъем магистрали дает возможность адресации 16 Мбайт оперативной памяти, для чего используются линии адреса *LA17...LA23* (контакты *C8...C2*). Обмен информацией возможен 16-разрядными словами данных. Старший байт *D8...D15* подключен к контактам *C11...C18* дополнительного разъема. При обмене 16-разрядными данными между ЦП и ФМ формируется строб-сигнал \overline{IOCS} 16 (контакт *D2*), а передача данных в режиме ПДП сопровождается строб-сигналом \overline{MCS} 16 (контакт *D1*).

Передача как 8-, так и 16-разрядных данных по магистрали *ISA* сопровождается битом контроля четности. При обнаружении ошибки схемы контроля четности выставляют сигнал *IOCHCK* на линию, соединенную с контактом *A1* системного разъема.

Если в ФМ необходимо использовать стабильный генератор, частота которого не зависит от модели ПЭВМ, рекомендуется использовать сигнал *OSC* (контакт *B30*). Это сигнал стандартной частоты 14,3818 МГц, одинаковой для всех моделей *IBM PC* и совместимых с ними.

Для организации обмена данными между ФМ и ЦП ПЭВМ в режиме ввода-вывода по прерываниям в *IBM PC* предусмотрены

программно-аппаратные средства, включающие 1 (для *XT*) или 2 (для *AT*) программируемых контроллера *Intel 8259A* (отечественный аналог КР580ВН59) и соответствующее программное обеспечение. Контроллер предусматривает 8 уровней прерываний с высшим приоритетом *IRQ0* и низшим *IRQ7*. Уровень *IRQ0* используется для системных часов, *IRQ1* - для клавиатурного контроллера, поэтому на системный разъем они не выведены. Наивысший приоритет запросов от ФМ в моделях *XT* имеет уровень *IRQ2* (контакт В4). В моделях *AT* ко входу *IRQ2* первого контроллера подключен второй контроллер прерываний с уровнями приоритета *IRQ8* (высший)...*IRQ15* (низший). Уровень *IRQ8* используется для часов реального времени и на системный разъем не выведен. Уровень *IRQ9* выведен на контакт В4 (вместо *IRQ2* в модели *XT*). Пользоваться уровнем *IRQ2* / *IRQ9* можно только, если программы обработки запросов работают через *BIOS*. Для обработки остальных запросов можно использовать непосредственно программы пользователя по управлению контроллерами запросов. Распределение линий запросов на прерывание в *IBM PC / AT* между отдельными устройствами ПЭВМ приведено в табл. 2.3.

Таблица 2.3

Номер приоритета	Запрос	Номер контакта	Устройство, использующее линию
1	IRQ0	—	Системные часы 18,2 Гц
2	IRQ1	—	Клавиатурный контроллер
3	IRQ8	—	Часы реального времени
4	IRQ9	В4	ФМ, вектор которого указан в Int 0Ah
5	IRQ10	—	Резерв, можно использовать для ФМ
6	IRQ11	—	"
7	IRQ12	—	"
8	IRQ13	—	Арифметический сопроцессор
9	IRQ14	—	Контроллер жесткого диска № 2
10	IRQ15	—	Резерв, можно использовать для ФМ
11	IRQ3	В25	Последовательный порт COM2
12	IRQ4	В24	Последовательный COM1
13	IRQ5	В23	Контроллер жесткого диска
14	IRQ6	В22	Контроллер гибкого диска
15	IRQ7	В21	Параллельный интерфейс принтера

Прерывание происходит при переходе сигнала запроса IRQ с низкого уровня в высокий, который должен оставаться высоким до начала обслуживания прерывания. Обычно запрос сбрасывается стробом \overline{IOR} при чтении данных из ФМ, выставившего запрос, или \overline{IOW} при записи данных в ФМ.

Обмен данными в режиме ПДП реализован с использованием одного (XT) или двух (AT) контроллеров *Intel 2837A* (аналог КР580ВН37) и программных средств. В *IBM PC XT* канал $DRQ 0$ используется для регенерации ОЗУ каждые 15 мкс, поэтому на разъем не выведен. Остальные три уровня $DRQ 1, DRQ 2, DRQ 3$ выведены на соответствующие контакты $B18, B6, B16$. Канал $DRQ 2$ обычно используется для обмена данными с гибким, а $DRQ 3$ — с жестким диском. Поэтому для использования остается канал $DRQ 1$. В *IBM PC AT* применяется два контроллера ПДП. Канал $DRQ 4$ второго подключен к первому контроллеру, поэтому на разъем выведены $DRQ 5$ (контакт $D11$), $DRQ 6$ ($D13$), $DRQ 7$ ($D15$). Кроме того, в AT имеется специальный контроллер регенерации памяти, сигнал которого $REFRESH$ выведен на контакт $B19$, поэтому канал $DRQ 0$ выведен на контакт $D9$. Требование ПДП устанавливается на соответствующей линии DRQ при переходе сигнала из низкого уровня в высокий. Запрос должен оставаться до момента прихода соответствующего сигнала ответа $\overline{DACK0}, \dots, \overline{DACK7}$. Так как в режиме ПДП нельзя увеличить длительность шинного цикла посылкой сигнала $READY$, то быстродействие буферных устройств ФМ должно соответствовать быстродействию ОЗУ ПЭВМ, которое при тактовой частоте 50 МГц и выше может быть очень большим, что приведет к погрешностям при обмене данными. Это требование следует учитывать при разработке ФМ, использующего режим ПДП. По окончании заданного числа циклов ПДП контроллер выставляет сигнал высокого уровня TC (контакт $B27$).

Очень внимательно следует относиться к использованию сигналов магистрали, выведенных на контакт $B8$. В моделях XT и

AT назначение этих сигналов разное. В модели *AT* сигнал *OVS* выставляется адресным устройством, чтобы ЦП завершил текущий цикл магистрали без дополнительных циклов ожидания. В модели *XT* на указанный контакт выведен сигнал *Cardsel*, используемый в очень редких случаях для расширения системы *XT*. Если плата внешнего устройства с 8-разрядной шиной данных использует сигнал *Cardsel*, то установка такой платы в разъем с 98 контактами приведет к сбоям в работе системы. Практически все ФМ указанные сигналы не используют.

Система *IBM PC/AT* имеет возможность использовать активные модули, способные захватывать управление магистралью. Для этого модуль должен затребовать цикл ПДП, получить подтверждение и затем установить низкий уровень на линии *MASTER*. После этого модуль может производить любые операции на магистрали, но при этом он должен управлять и регенерацией ОЗУ, т. е. модуль должен выполнять практически все функции ЦП.

Каждый ФМ стандарта *ISA* должен иметь свой собственный уникальный набор адресов. Эти адреса применяются для управления входными и выходными регистрами ФМ, буферами данных, а также используются в качестве команд, например, команда запуска АЦП. Поэтому стандартные устройства (контроллеры принтеров, дисков и др.) имеют фиксированные адреса, одинаковые во всех ПЭВМ. Адреса нестандартных ФМ не должны перекрываться со стандартными. Базовые адреса ФМ должны задаваться с помощью микропереключателей или соответствующих перемычек. Распределение адресов внешних устройств ПЭВМ приведено в табл. 2.4.

Таблица 2.4

Адреса		Устройства
AT	XT	
1F0...1F8 200...207 21F	200.20F	Жесткий диск Порт игрового адаптера Речевой синтезатор Зарезервировано IBM Адаптер "мышь" Параллельный порт принтера № 2 Видеоадаптер EGA (альтернативный) Приборный интерфейс № 1
	220...24F	
	240...242	
278...27F	278...27F	
2B0...2DF		
2E1	2B8	

Адреса		Устройства
АТ	ХГ	
2E2, 2E3	2E2, 2E3	Модуль УСО № 1
2F0...2F7	2F0...2F7	Зарезервировано IBM
2F8...2FF	2F8...2FF	Последовательный порт COM2
300...31F	300...31F	Макетный модуль новых разработок
	320...32F	Жесткий диск
360...363	360...363	Адаптер локальной сети PC Net
364...367		Зарезервировано
368...36B	368...36B	Альтернативный вариант PC Net
378...37F	378...37F	Параллельный порт принтера № 1
380...38F	380...38F	Адаптер синхронного обмена BiSync № 2
3AO...3AF	3AO...3AF	Адаптер последовательного обмена BiSync № 1
3BO...3BF	3BO...3BF	Видеоадаптер MDA
3CO...3CF	3CO...3CF	Видеоадаптер EGA
3DO...3DF	3DO...3DF	Видеоадаптер CGA
3FO...3F7	3FO...3F7	Контроллер гибкого диска 5
3F8...3FF	3F8...3FF	Последовательный порт COM1
6E2, 6E3		Модуль УСО № 2
AE2, AE3		Модуль УСО № 3
EE2, EE3		Модуль УСО № 4
22E1		Приборный интерфейс № 2
42E1		Приборный интерфейс № 3
46E1		Приборный интерфейс № 4

2.2. Разработка функциональных модулей УСО в стандарте ISA

При разработке ФМ возникает ряд технических задач, которые практически одинаковы для всех устройств ввода-вывода данных.

Во-первых, необходимо сформировать набор адресов для разработанного ФМ. Во-вторых, предусмотреть буферные устройства для обмена данными и сигналами управления между ФМ и ПЭВМ. Как было сказано в разд. 2.1 для адресации ФМ используются 16 разрядов A0...A15. Однако в простых АСНИ с небольшим количеством точек контроля и управления часто ограничиваются десятиразрядным адресом A0...A9. В табл. 2.4 показано, что для новых разработок в IBM PC зарезервированы адреса 300...31F (см. рис. 2.1). Указанные адреса и будут использованы в нижеприведенных примерах.

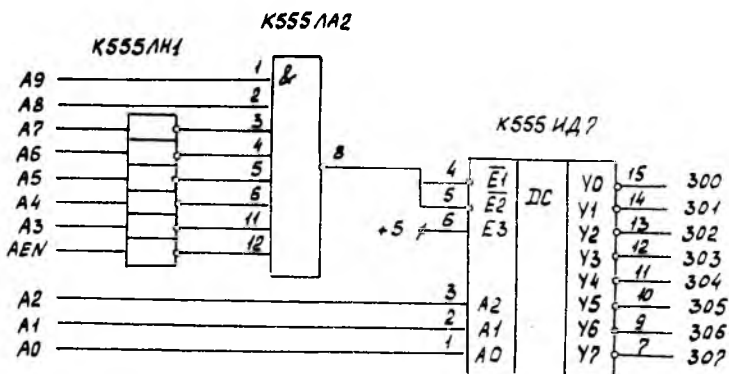


Рис. 2.2. Схема формирования адресов 300...307

Базовый адрес 300 (рис. 2.2) задается разрядами $A3...A9$. Два старших разряда $A8, A9$ имеют значение 1, поэтому они непосредственно подаются на схему логического умножения «И-НЕ», выполненную на микросхеме $K555\text{Л}А2$. Остальные разряды $A3...A7$ подаются на схему «И-НЕ» после инвертирования в микросхеме $K555\text{Л}Н1$. Аналогично инвертируется сигнал AEN . При адресации указанного устройства в отсутствие сигнала AEN на выходе «И-НЕ» появляется сигнал низкого уровня, который разрешает работу дешифратора $K555\text{И}Д7$. В отсутствие сигнала разрешения выходы дешифратора находятся в 3-м состоянии. Младшие разряды адреса $A0...A2$ определяют один из выходов дешифратора, на котором будет сигнал низкого уровня. На остальных выходах — сигналы высокого уровня.

Для формирования команд «чтения» или «записи» сигналы адреса с выхода дешифратора должны объединяться с сигналами $\overline{IOR}, \overline{IOW}$. Пример формирования таких команд приведен на рис. 2.3. По команде \overline{BRD} будет производиться чтение данных из внешнего устройства с адресом 300, по команде \overline{BWR} — запись в устройство с адресом 301, а команда \overline{BIO} является суммой двух приведенных команд.

В ряде случаев для формирования адресов используется ПЗУ (рис. 2.4). Сигнал AEN блокирует формирователь адресов на время

разрядами адреса A_0, A_1 , которые подаются на 4 дешифратора, выполненных на двух микросхемах К555ИД4. При изменении базового адреса ФМ в этом случае необходимо менять ПЗУ или перепрограммировать ППЗУ.

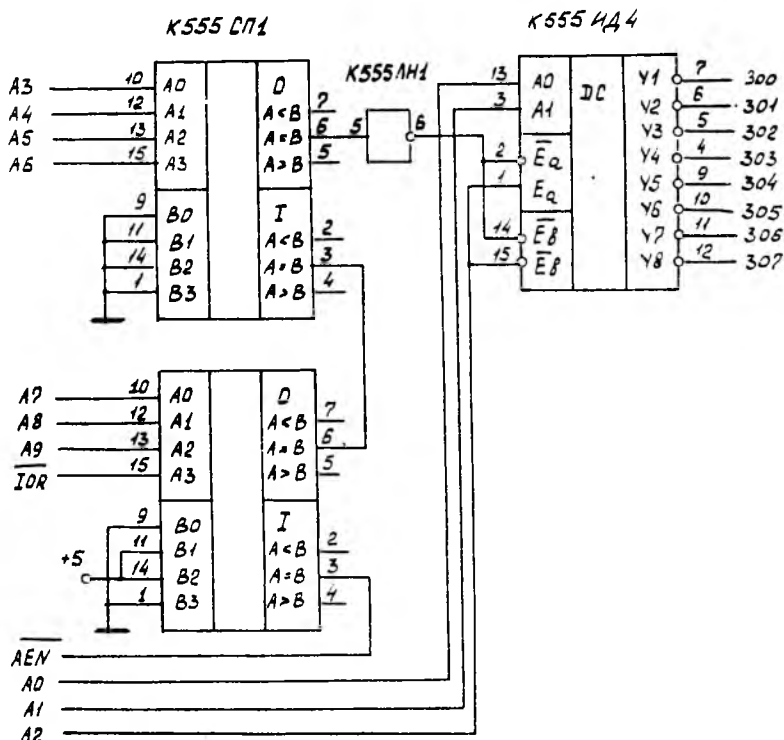


Рис. 2.5. Формирование адресов и команд с использованием микросхемы К555СР1

Большую гибкость в этом отношении имеет схема формирователя адреса (рис. 2.5), где производится сравнение кода A и B . Входы 2, 3, 4 микросхемы К555СР1 позволяют задавать условие сравнения $A < B$, $A = B$ или $A > B$. При выполнении заданного условия на соответствующем выходе появляется сигнал единичного уровня. В

описываемой схеме проинвертированный сигнал AEN задает условие сравнения кодов $A=B$. Выходной сигнал нижней микросхемы, появляющийся при $A9 = 1, A8 = 1, A7 = 0$ $\overline{IOR} = 0$, определяет условие сравнения кодов верхней микросхемы. Таким образом, адреса 300...307 протестированы сигналом \overline{IOR} и могут использоваться в качестве команд чтения восьми различных регистров.

Обмен данными между ФМ и ПЭВМ производится через буферные схемы данных. В качестве буферов данных могут быть рекомендованы микросхемы: КР580ВА86 (рис. 2.6, а); КР580ВА87, отличающаяся от предыдущей инверсными выходами, и К555АП6 (рис. 2.6, б). Выбор микросхем при подаче нулевого уровня на вход CS переводит их из третьего состояния в рабочее. Вход « \leftrightarrow » определяет направление передачи данных, при подаче на этот вход нулевого уровня передача данных идет слева направо, а при подаче "1"—наоборот справа налево.

Значительно большими возможностями при обмене данными обладает параллельный адаптер КР580ВВ55 (рис. 2.7), имеющий три порта ввода-вывода A, B, C . Например, при чтении результатов преобразования 10-разрядного АЦП 8 разрядов данных могут передаваться через порт A (адрес $A0 = 0, A1 = 0$), два разряда через $C6, C7$ (адрес порта $A0=0, A1=1$). Если запрограммировать порт A на ввод данных в режиме 1, то с приходом сигнала готовности АЦП на вход $C2$ и (или) $C4$ на выходах $C1$ (или) $C5$ появляются сигналы единичного уровня, которые проверяются

КР580ВА86

1	A0	+U	20
2	A1	B0	19
3	A2	B1	18
4	A3	B2	17
5	A4	B3	16
6	A5	B4	15
7	A6	B5	14
8	A7	B6	13
9	OE	B7	12
10	D	T	11

а

К555АП6

1	E_{AB}	+5	20
2	A0	\overline{EO}	19
3	A1	B0	18
4	A2	B1	17
5	A3	B2	16
6	A4	B3	15
7	A5	B4	14
8	A6	B5	13
9	A7	B6	12
10	D	B7	11

б

E_D	E_{AB}	A	B
H	H	$A=B$	Вход
H	B	Вход	$B=A$
B	X	Z	Z

Рис. 2.6. Микросхемы: КР580ВА86 (а) и К555АП6(б)

программным путем или используются как сигналы запроса на прерывание. Порт B (адрес $A0=1, A1=0$) можно использовать, например, в режиме 0 для вывода данных в ЦАП. Чтение данных из порта строится сигналом \overline{RD} , запись — сигналом \overline{WR} . При наличии сигнала высокого уровня на входе CS все порты находятся в третьем состоянии. Сигнал RES устанавливает адаптер в исходное состояние.

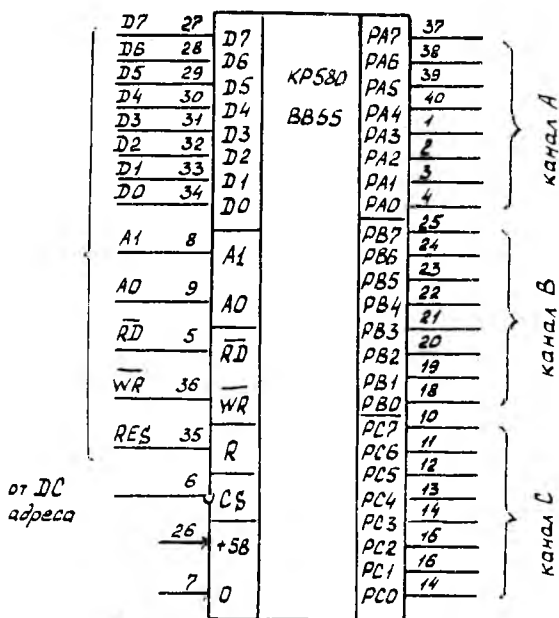


Рис. 2.7. Реализация устройства сопряжения на основе параллельного адаптера

Для реализации режима «обмен данными по прерываниям» необходимо использовать триггер (рис. 2.8), который взводится сигналом запроса, например, сигналом готовности АЦП, и сбрасывается при чтении данных. При обмене данными через параллельный адаптер можно использовать внутренние триггеры микросхемы. При вводе данных в режиме 1 выходной сигнал

внутреннего триггера запроса формируется на выходе С0 (C=3) по заднему фронту импульса готовности АЦП, а сбрасывается по сигналу \overline{RD} , т.е. при чтении данных. Аналогично можно организовать и вывод данных из ПЭВМ в ФМ. Программирование его работы достаточно подробно описаны в литературе [3].

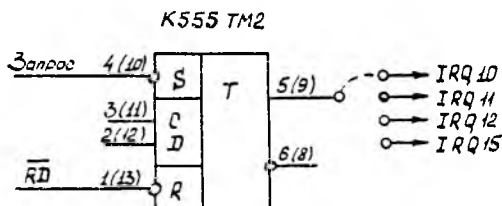


Рис. 2.8. Схема формирования сигнала запроса на обслуживание

Формирование сигнала *READY* можно реализовать, например, на одновибраторе типа К555АГ3 (рис. 2.9). Длительность шинного цикла задается элементами *R* и *C*.

Имеем $\tau \approx 0,45 RC$.

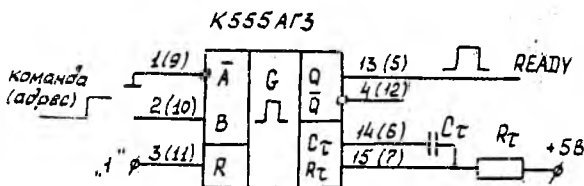


Рис. 2.9. Формирование сигнала *READY*

На вход формирователя подается обобщенная команда чтения-записи, формируемая при каждом обращении к ФМ.

3. СИСТЕМА ИЗМЕРЕНИЯ СИГНАЛОВ ТЕРМОЭЛЕКТРИЧЕСКИХ ДАТЧИКОВ, РАСПОЛОЖЕННЫХ НА ВРАЩАЮЩИХСЯ ОБЪЕКТАХ

Одной из важнейших задач при испытаниях авиационных ГТД и их агрегатов является измерение температуры деталей роторов турбины. В качестве датчиков, как правило, используются термопары (ТП), а передача сигналов с ротора на статор осуществляется с помощью контактных или бесконтактных токосъемников. Передача низкочастотных сигналов с ротора на статор является актуальной задачей, не имеющей в настоящее время удовлетворительного решения. Высокие скорости вращения ротора и низкий уровень передаваемых сигналов не позволяют эффективно использовать контактные токосъемники. Применение бесконтактных токосъемников ограничено условиями эксплуатации: воздействие вибраций, ускорений, работа в масляно-аэрозольной среде при температуре 150-250° С. При таких условиях эксплуатации на роторе невозможно разместить радиоэлектронные элементы, чтобы использовать устройства ближней телеметрии. Поэтому для передачи постоянных сигналов низкого уровня с ротора на статор наиболее предпочтительным является бесконтактный токосъемник индукционного типа.

Для решения этой задачи были разработаны аппаратные и программные средства, на основе которых возможно построение автоматизированных систем измерения температуры вращающихся объектов с бесконтактным индукционным токосъемником (БИТ). Кроме того, изготовлен макет лабораторного стенда, позволяющий имитировать сигналы ТП, которые с помощью БИТ передаются с ротора на статор, преобразуются в цифровой код и затем передаются в ЭВМ для обработки.

Разработанные программные средства позволяют создавать АСНИ как на основе ЭВМ типа ДВК-3 в среде операционной системы РАФОС, так и на базе *IBM PC* в среде *MS DOS* на языке Паскаль.

Аппаратные средства реализованы в двух вариантах:

а) в виде модуля стандарта КАМАК, который через крейт-контроллер (КК) и соответствующий адаптер соединяется либо с ЭВМ типа ДВК-3 либо с *IBM PC*;

б) в виде платы стандарта *ISA*, устанавливаемый непосредственно в *IBM PC*.

3.1. Структурная схема аппаратных средств

Аппаратные средства системы, структурная схема которых приведена на рис. 3.1, выполняют следующие функции:

передают сигналы шестнадцати термодпар с ротора на статор с помощью БИТ;

преобразуют сигналы в цифровой код в блоке преобразования (БПр);

управляют процессом преобразования и предварительно обрабатывают данные в микропроцессорном блоке (МПБ);

передают данные в ЭВМ и принимают управляющую информацию через интерфейсный блок БСИ;

формируют компенсационные сигналы с помощью генератора линейно изменяющегося тока (ГЛИТ);

формируют синхроимпульсы (СИ) в блоке синхронизации (БС).

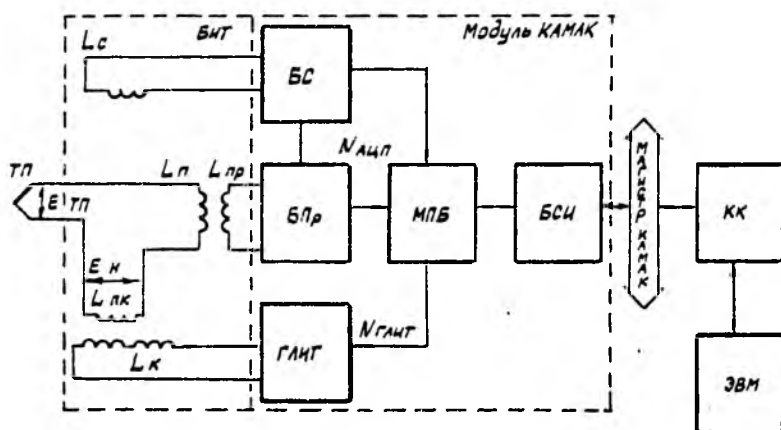


Рис. 3.1. Структурная схема аппаратных средств системы

В первом варианте БПр, МПБ, БСИ, ГЛИТ, БС выполнены в виде модуля стандарта КАМАК. Во втором варианте БПр, МПБ, БСИ выполнены в виде платы стандарта ISA, а ГЛИТ и БС сделаны выносными. Схемные решения всех блоков, за исключением БСИ, в обоих вариантах одинаковы, поэтому в дальнейшем приводится описание 1-го варианта аппаратных средств. Описание БСИ 2-го варианта приведено отдельно.

Индукционный токосъемник представляет собой закрепленный на вращающемся объекте диэлектрический диск с передающими L_n и приемно-компенсационными катушками $L_{нк}$, к каждой паре которых подключена соответствующая термопара ТП. При вращении диска передающие катушки поочередно проходят между секциями приемной катушки $L_{нр}$, в которой наводится импульсный сигнал, амплитуда которого определяется разностью ЭДС термопары $E_{мп}$ и ЭДС E_n , наведенной в катушке $L_{нк}$, активным сопротивлением измерительной цепи, коэффициентом связи между приемной и передающей катушками, скоростью вращения диска. В катушке $L_{нк}$ генерируется постоянная ЭДС E_n , наводимая полем компенсирующей катушки L_k ГЛИТ.

БПр усиливает импульсный сигнал, индуцируемый в приемной катушке, преобразует его в цифровой код $N_{АШП}$ и затем пересылает в оперативную память МПБ. Микропроцессорный блок производит предварительную обработку принятых данных и совместно с БС управляет работой системы. Для работы БС на диске имеются соответствующие метки. При прохождении метки мимо катушки синхронизации L_c в БС формируется синхроимпульс.

МПБ задает номер канала, в котором производится измерение сигнала ТП, начальный код $N_{ГЛИТ}$, которому соответствует определенная скорость изменения тока генератора ГЛИТ. С каждым оборотом диска код $N_{ГЛИТ}$ изменяется на некоторое значение по заданной программе. При этом меняется амплитуда E_n , разностная ЭДС $E_{мп} - E_n$ и значение кода $N_{АШП}$ БПр. Расчетным путем определяется код $N_{ГЛИТ}$, при котором происходит полная компенсация, т. е. когда $E_{мп} - E_n = 0$. По значению этого расчетного кода вычисляется величина сигнала $E_{мп}$. Компенсационный метод измерения позволяет устранить погрешности, вызванные изменениями активного сопротивления измерительной цепи и коэффициента связи между приемной и передающей катушками из-за влияния температуры окружающей среды в районе размещения токосъемника, а также вследствие изменения наведенной ЭДС при различной скорости вращения ротора.

Полученные данные из МПБ передаются через КК в ЭВМ, которая проводит статистическую обработку данных для уменьшения влияния помех и рассчитывает температуру в измеряемой точке вращающегося объекта эксперимента с учетом температуры холодных спаев и типа ТП. ЭВМ позволяет программным путем задавать номера каналов, начальный код ГЛИТ и величину его изменения на каждый оборот диска.

3.2. Бесконтактный токосъемник индукционного типа

Индукционный токосъемник (рис. 3.2, рис. 3.3) представляет собой закрепленный на роторе диэлектрический диск с передающими катушками, к каждой из которых подключена соответствующая ТП. При вращении ротора передающие катушки поочередно проходят между секциями приемной катушки, в которой наводится импульсный сигнал, амплитуда которого определяется ЭДС термопары, активным сопротивлением измерительной цепи, коэффициентом связи между приемной и передающей катушками, скоростью вращения ротора.

Прямые методы измерения амплитуды наводимого в приемной катушке сигнала не позволяют реализовать высокоточные измерительные устройства, т. к. возникают значительные погрешности вследствие изменения активного сопротивления измерительной цепи, коэффициента связи под действием температуры и механических факторов, параметров токосъемника во времени, а также скорости вращения ротора. Компенсационные методы в значительной степени устраняют влияние указанных неинформативных параметров. Однако при этом возрастает время преобразования, а точность ограничивается тем, что момент компенсации определить трудно из-за влияния помех и шумов при малых измеряемых сигналах.

Повышение чувствительности, помехозащищенности и точности устройства передачи сигналов постоянного тока с вращающегося ротора на неподвижный статор происходит за счет выполнения приемной катушки на магнитопроводе и разнесения ее с компенсирующей катушкой в пространстве, например, при расположении приемной L_{np} и компенсирующей L_k катушек на диаметрально противоположных сторонах диска (рис. 3.3). Кроме того, на диске размещены дополнительные приемно-компенсационные катушки $L_{нк}$ по числу датчиков. Каждый датчик $ТП_i$ соединен последовательно с двумя катушками: передающей L_{ni} и приемно-компенсационной $L_{нк i}$ (см. рис. 3.1.). Когда при вращении ротора передающая катушка i -го канала L_{ni} проходит между двумя секциями приемной L'_{np} , L''_{np} то соответствующая приемно-компенсационная катушка $L_{нк i}$ находится между секциями компенсирующей катушки L'_k , L''_k [3].

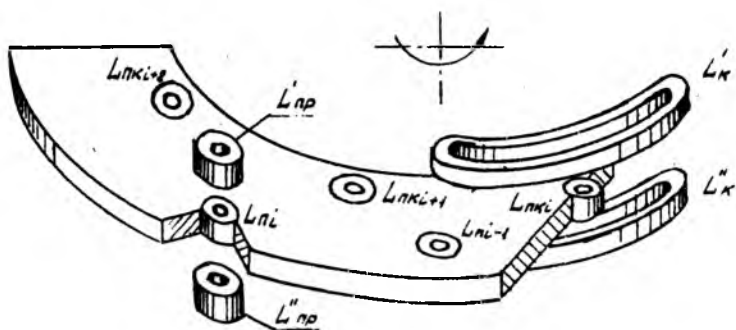


Рис. 3.2. Конструкция бесконтактного индукционного преобразователя

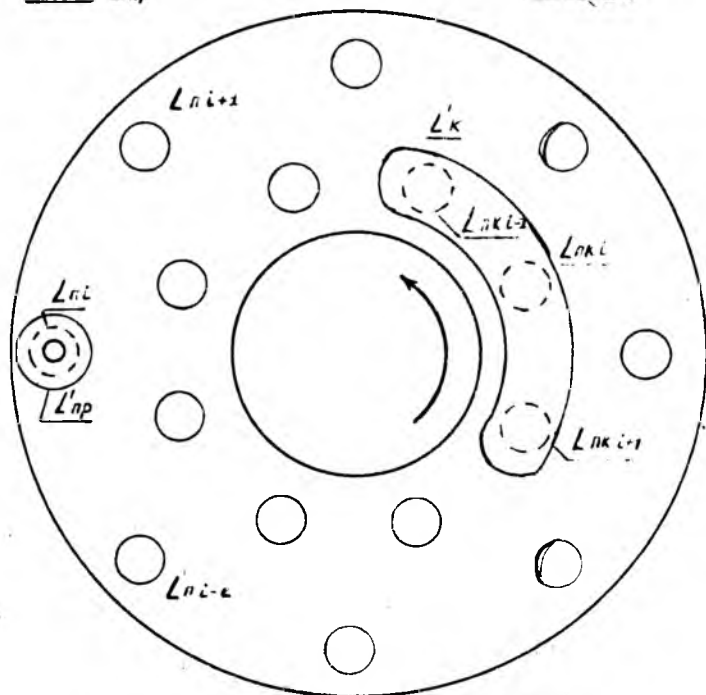


Рис. 3.3. Бесконтактный индукционный преобразователь

При такой конструкции индукционного токосъемника магнитопровод приемной катушки не влияет на поле компенсирующей и наоборот — поле компенсирующей катушки не влияет на поле приемной. На компенсирующую катушку подается линейно изменяющийся ток с ГЛИТ. В приемно-компенсационной катушке, когда она проходит между секциями компенсирующей, при этом наводится постоянная ЭДС.

$$\text{Поэтому } E_n = \frac{d}{dt}(M_k \cdot I),$$

где $M_k = K_k \sqrt{L_k L_{nk i}}$ — взаимная индуктивность компенсирующей и приемно-компенсационной катушек; K_k — коэффициент связи; $I = At$ — линейно изменяющийся ток ГЛИТ; A — скорость изменения тока.

Форма компенсирующей катушки такова (рис. 3.3), что ее витки расположены вдоль линии, образованной центрами вращающихся приемно-компенсационных катушек $L_{nk1}, \dots, L_{nk n}$. Длина витков компенсирующей катушки составляет несколько диаметров катушки L_{nk} , с тем чтобы за время нахождения катушки $L_{nk i}$ в поле компенсирующей катушки L_k переходный процесс компенсации успел завершиться. При достаточной длине компенсирующей катушки L_k имеется участок, где краевые эффекты оказывают незначительное влияние, поле катушки будет равномерным и коэффициент связи K_k между L_k и $L_{nk i}$ будет постоянным (рис. 3.4). При этом $dM_k/dt = 0$ и амплитуда наведенной постоянной ЭДС в катушке $L_{nk i}$ будет определяться скоростью изменения тока ГЛИТ.

$$\text{Имеем } E_n = \frac{dI}{dt} M_k = A K_k \sqrt{L_k L_{nk i}}.$$

Поскольку катушки L_k и L_{nk} без магнитопровода, то можно обеспечить достаточно высокую стабильность взаимной индуктивности. В цепи передающей катушки L_{ni} протекает постоянный ток

$$i = (E_{mn} - E_n) / r,$$

определяемый ЭДС термопары E_{mn} , наведенной ЭДС E_n и активным сопротивлением измерительной цепи r , обусловленным сопротивлением обмоток катушек L_{ni} , $L_{nk i}$, сопротивлением

удлинительных проводов и внутренним сопротивлением ТП (или ее имитатора).

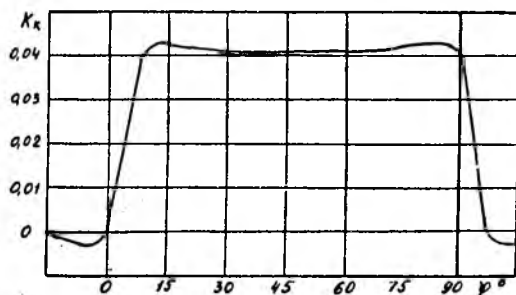


Рис. 3.4. Коэффициент связи L_k / L_{nk}

Этот ток создает магнитное поле передающей катушки. При прохождении катушки L_{ni} между секциями приемной катушки L_{np} в последней наводится электрический сигнал

$$U_x = \frac{d}{dt}(M_{ni}) = \frac{E_{mn} - E_n}{r} \sqrt{L_{ni} L_{np}} \frac{dk}{dt}, \quad (3.1)$$

где k -коэффициент связи между приемной и передающей катушками. На рис. 3.5 приведена зависимость коэффициента связи от

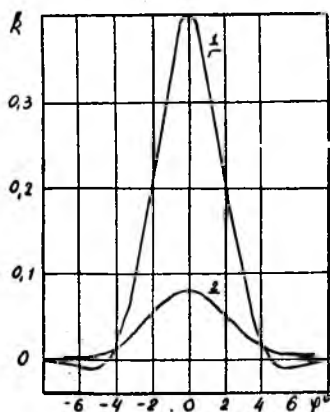


Рис. 3.5. Коэффициент связи L_{np} / L_n

перемещения передающей катушки относительно приемной. Кривая 1-приемная катушка выполнена на магнитопроводе, кривая 2-катушка без магнитопровода. При такой форме зависимости коэффициента связи наведенный в приемной катушке

L_{np} информационный сигнал представляет собой симметричный двуполярный импульс U_x , амплитуда которого зависит от скорости вращения

ротора, что следует из формулы (3.1). Для устранения этой зависимости сигнал U_x интегрируется, затем его амплитуда, не зависящая от скорости вращения ротора, преобразуется в цифровой код.

МПБ задает номер канала, в котором производится преобразование напряжения, имитирующего ЭДС термопары, начальный код $N_{\text{ГЛИТ}}$, которому соответствует определенная скорость изменения тока A ГЛИТ. С каждым оборотом ротора код $N_{\text{ГЛИТ}}$ изменяется на некоторое значение $\Delta N_{\text{ГЛИТ}}$ по заданной программе. При этом меняется амплитуда наведенной ЭДС E_n , которая вычитается из ЭДС ТП, изменяется амплитуда U_x и соответствующий код $N_{\text{АЦП}}$.

Изменяющийся с каждым оборотом ротора код АЦП записывается в оперативную память МПБ. По окончании цикла измерений данные из ОЗУ МПБ передаются в ЭВМ для обработки.

На рис. 3.6 приведены графики зависимости кода АЦП от кода ГЛИТ для случая, когда $N_{\text{ГЛИТ}}$ изменяется от 8 до 0 через $\Delta N_{\text{ГЛИТ}} = 1$. При максимальном $N_{\text{ГЛИТ}}$ происходит перекомпенсация, сигнал U_x и соответствующий ему код $N_{\text{АЦП}}$ становятся отрицательными. С каждым оборотом ротора код $N_{\text{ГЛИТ}}$ уменьшается на 1, а код $N_{\text{АЦП}}$ возрастает на некоторую величину.

Зависимость $N_{\text{АЦП}} = f(N_{\text{ГЛИТ}})$ линейная. Однако из-за влияния помех получается разброс конкретных реализаций. Поэтому обработка результатов измерений в ЭВМ проводится по методу наименьших квадратов. При этом определяются коэффициенты полинома первого порядка и вычисляется код $N_{\text{огЛИТ}}$, при котором происходит полная компенсация, т. е. $E_{mn} = E_n$, $U_x = 0$ и $N_{\text{АЦП}} = 0$. По значению кода $N_{\text{огЛИТ}}$ судят о величине сигнала E_{mn} . Кроме того, ЭВМ позволяет изменять задаваемый МПБ номер канала, задавать несколько каналов, в которых будет производиться измерение температуры, а также начальный (максимальный) код ГЛИТ и значение $\Delta N_{\text{ГЛИТ}}$.

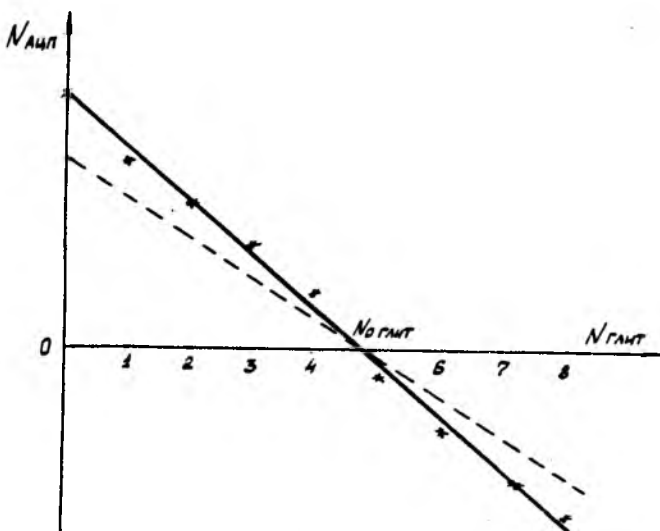


Рис. 3.6. Зависимость $N_{АЦП} = f(N_{ГЛИТ})$

Известно, что в системах с отрицательной обратной связью чувствительность и точность системы определяется, главным образом, чувствительностью и точностью преобразователя в цепи обратной связи. Таким образом, точность системы определяется точностью ГЛИТ. Поле, создаваемое катушками ГЛИТ, на несколько порядков превышает поле измерительных катушек. Поэтому и влияние помех на компенсирующий сигнал значительно меньше, чем на измерительный. Точность ГЛИТ определяется прецизионным генератором и жесткой конструкцией катушек.

При изменении неинформативных параметров измерительной цепи (например, при увеличении сопротивления из-за повышения температуры в районе расположения БИТ) код АЦП изменится.

Однако график зависимости $N_{АЦП} = f(N_{ГЛИТ})$ пройдет через ту же точку $N_{0_ГЛИТ}$, что показано на рис. 3.6 пунктиром. То есть значение

$N_{0_ГЛИТ}$ будет определяться только величиной ЭДС $E_{тн}$ и не будет зависеть ни от сопротивления измерительной

цепи, ни от скорости вращения ротора, ни от коэффициента связи между передающей L_n и приемной L_{np} катушками.

3.3. Блок преобразования

БПр (рис. 3.7) усиливает импульсный сигнал U_y (рис. 3.8), индуцируемый в приемной катушке L_{np} . С усилителя сигнал поступает на интегратор ИИТ, амплитуда выходного сигнала которого $U_{инт}$ не зависит от скорости вращения ротора. Сброс интегратора в исходное состояние производится тактовыми импульсами ТИ (рис. 3.8), период которых равен периоду прохождения катушек L_n мимо приемной катушки L_{np} . Амплитуда $U_{инт}$ запоминается в усилителе выборки-запоминания (УВЗ) на время работы АЦП.

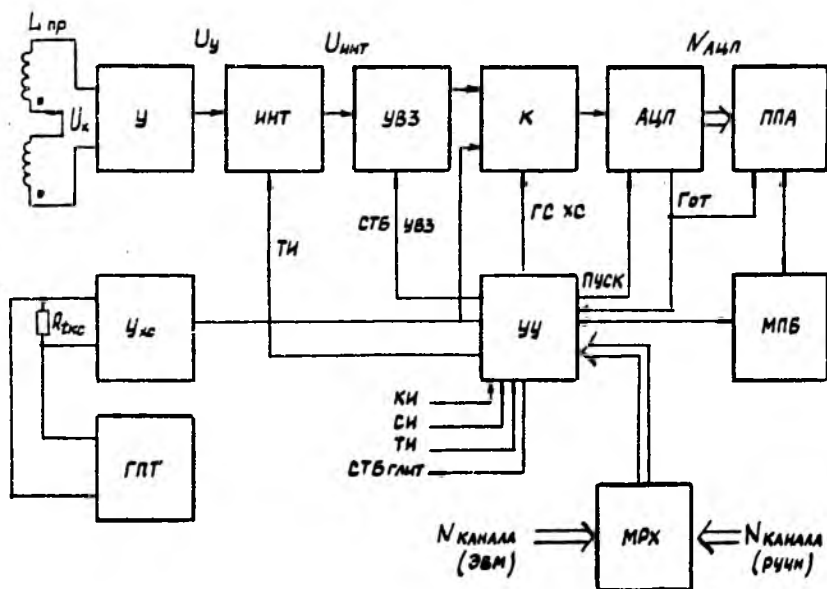


Рис. 3.7. Функциональная схема блока преобразования

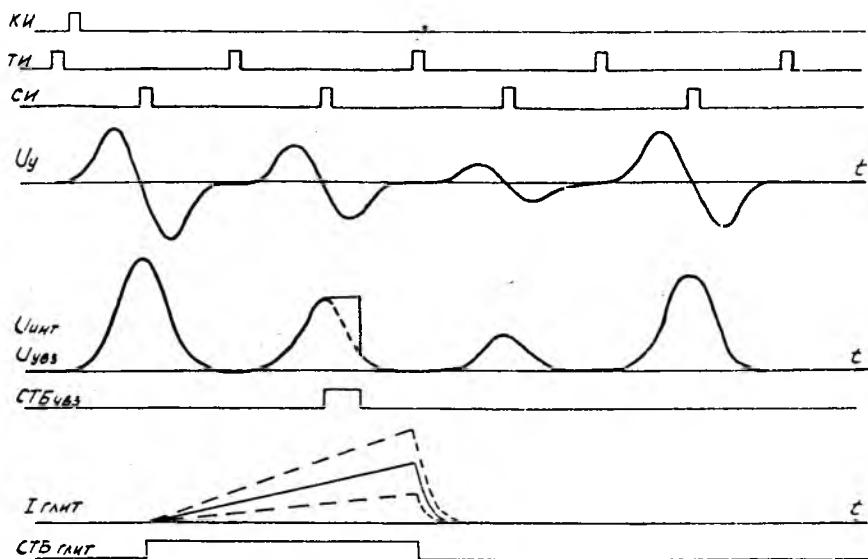


Рис. 3.8. Временная диаграмма работы аппаратных средств

Запоминание амплитуды сигнала $U_{инт}$ в УВЗ и запуск АЦП производятся только в том канале, где ведется измерение сигнала ТП. Фронт формируемого импульса $СТБ_{убз}$ совпадает с фронтом синхроимпульса, с моментом перехода сигнала U_y через ноль и с максимумом сигнала $U_{инт}$.

Сигнал с выхода УВЗ поступает на АЦП через коммутатор K . На второй вход коммутатора поступает напряжение с усилителя U_{xc} , который с генератором постоянного тока (ГПТ) и термометром сопротивления $R_{t_{xc}}$ служат для компенсации температуры холодных спаев ТП. Терморезистор $R_{t_{xc}}$ помещается в непосредственной близости от диска с передающими и приемно-компенсационными катушками.

Десятиразрядный код $N_{АЦП}$ передается в параллельный адаптер ППА, связанный с МПБ. Адаптер настроен на ввод информации в режиме 1, поэтому ввод

данных в МПБ возможен только после прихода сигнала готовности из АЦП.

Устройство управления (УУ, рис. 3.7) формирует управляющий сигнал $СТБ_{ГЛИТ}$ (рис. 3.8). Запуск генератора ГЛИТ (рис. 3.9) производится СИ предыдущего канала, чтобы к моменту измерения амплитуды $U_{инт}$ переходные процессы в измерительной цепи ($L_n, L_{пк}, ТП$) закончились и на катушке $L_{пк}$ сформировалась наведенная ЭДС E_n , однозначно определяемая кодом $N_{ГЛИТ}$. Код $N_{ГЛИТ}$ выводится из МПБ через второй параллельный адаптер ППА. Через этот же адаптер выводится код номера канала $N_{кан}$, в котором производится измерение. Номер канала может задаваться и вручную при настройке системы. ЦАП, входящий в состав ГЛИТ, преобразует $N_{ГЛИТ}$ в напряжение $U_{ЦАП}$, которое затем преобразуется в скорость нарастания тока в преобразователе U/I . Нарастание тока происходит в течение всего управляющего сигнала $СТБ_{ГЛИТ}$. Ток с выхода ГЛИТ поступает в блок компенсирующей катушки (БКК).

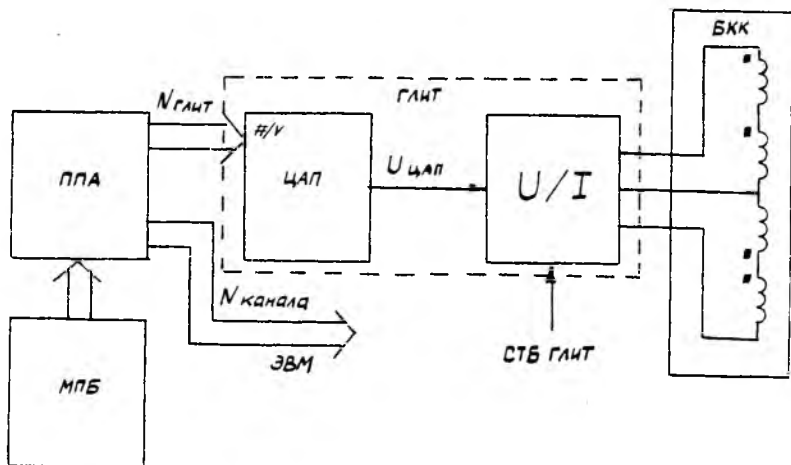


Рис. 3.9. Функциональная схема генератора линейно изменяющегося тока

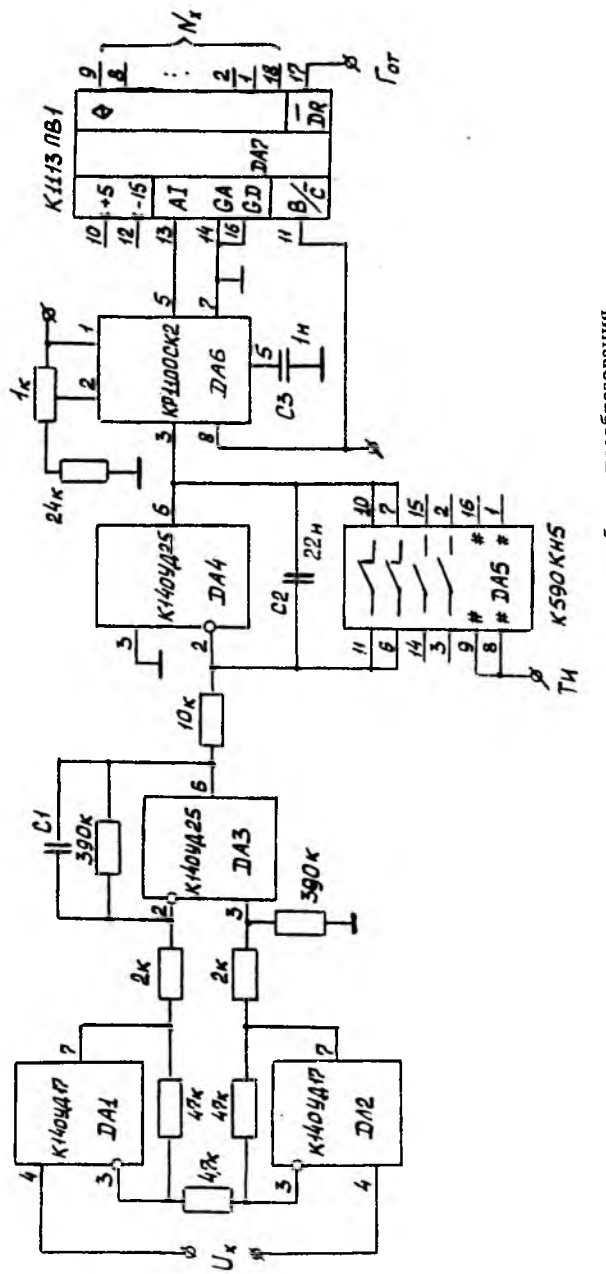


Рис. 3.10. Принципиальная схема блока преобразования

Фрагмент принципиальной схемы БПр приведен на рис. 3.10. Необходимость применения усилителя обусловлена тем, что уровень сигнала, получаемого с бесконтактного токосъемника индукционного типа, составляет единицы милливольт. Усилитель выполнен на операционных усилителях $DA1$, $DA2$, $DA3$ типа К140УД17, К140УД25, которые характеризуются малыми уровнями и дрейфом напряжения смещения, что позволяет обойтись без схемы балансировки «нуля». Выбор схемы измерительного усилителя обусловлен необходимостью высокого входного сопротивления, чтобы обеспечить работу приемной катушки индукционного токосъемника в режиме холостого хода, а также чтобы не было потребления энергии от передающей катушки, расположенной на вращающемся диске, и искажений принимаемого сигнала. Конденсаторы $C1$, $C2$, имеющие значение порядка 100 пФ, сглаживают высокочастотные помехи.

Интегратор $DA4$ выполнен на ОУ типа К140УД25, характеризующимся малым уровнем и дрейфом напряжения смещения, а также малыми входными токами. Для сброса интегратора в исходное состояние используется соответствующий ключевой элемент интегрального коммутатора $DA5$ типа К590КН5, подключенный параллельно конденсатору $C2$ интегратора.

Амплитудное значение напряжения на выходе интегратора, равное значению интеграла входного сигнала при его переходе через ноль, запоминается на конденсаторе $C3$ УВЗ, выполненного на $DA6$ типа КР1100СК2. Повторитель напряжения второго каскада $DA6$ имеет высокое входное сопротивление и обеспечивает хранение амплитудного значения сигнала в течение работы АЦП.

Напряжение с выхода УВЗ подается на вход $A7$ АЦП, выполненного на базе микросхемы типа К1113ПВ1 (см. рис. 3.10). Запуск АЦП производится на подаче сигнала нулевого уровня на вход B/\bar{C} . По окончании преобразования, примерно через 30 мкс, на выходе \overline{RD} («готовность») появляется сигнал нулевого уровня, а на цифровых выходах АЦП-десятиразрядный двоичный код, соответствующий амплитуде входного сигнала.

3.4. Генератор линейно изменяющегося тока

ГЛИТ предназначен для создания линейно нарастающего магнитного поля с заданной скоростью нарастания в рабочей зоне БКК, в которой находится приемно-компенсационная катушка

$L_{пк}$ измеряемого канала.

Для получения линейно нарастающего магнитного поля использовано явление самоиндукции. При приложении к идеальной катушке индуктивности, у которой собственное активное сопротивление $R_k = 0$, постоянного напряжения E потокосцепление в ней нарастает по линейному закону

$$E = d\psi/dt = L dI/dt$$

или

$$\psi(t) = \psi_0 + Et.$$

Чтобы обеспечить приложение напряжения E только к индуктивной составляющей сопротивления реальной катушки, имеющей также и активную составляющую R_k , в ГЛИТ применен источник напряжения с отрицательным внутренним сопротивлением

$R_i = -R_k$. Отрицательное выходное сопротивление получено введением в источник напряжения положительной обратной связи (ПОС) по току нагрузки I_n . Сигнал ПОС снимается с резистора обратной связи R_{oc} . Схема такого источника напряжения приведена на рис. 3.11. Положение «1» ключевых элементов КЭ1, КЭ2 соответствует рабочему режиму ГЛИТ, когда напряжение источника E суммируется с выходным напряжением нижнего по схеме усилителя с коэффициентом усиления $K=2$. Верхний по схеме усилитель имеет коэффициент усиления $K_1=1$, поэтому потенциалы точек «а» и «в» по отношению к «земле» одинаковы. Имеем $U_a = U_b$.

Отсюда

$$U_a = E + U_{oc} K_2 = E + K_2 R_{oc} I_n,$$

$$U_b = U_n + U_{oc} = L dI_n / dt + R_k I_n + R_{oc} I_n.$$

Поэтому

$$E = L dI_n / dt + R_k I_n + R_{oc} I_n - K_2 R_{oc} I_n.$$

При коэффициенте $K_2 = 2$

$$E = L dI_n / dt + R_k I_n - R_{oc} I_n.$$

Если сопротивление $R_k = R_{oc}$, то $E = L d I_n / dt$,
 т. е. напряжение E прикладывается к идеальной индуктивности,
 следовательно, реализован ГЛИТ с отрицательным внутренним
 сопротивлением $R_i = -R_k$.

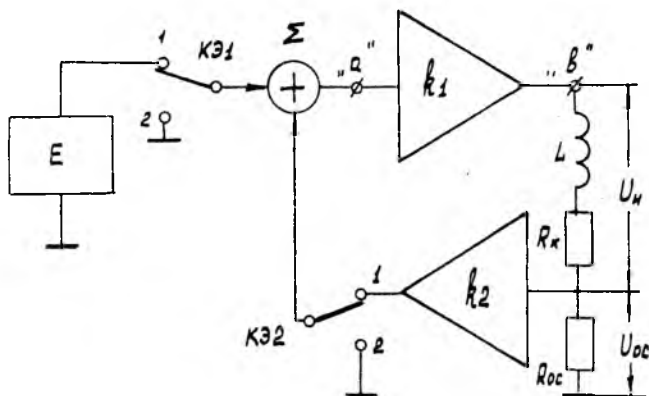


Рис. 3.11. Принцип функционирования ГЛИТ

Принципиальная схема ГЛИТ приведена на рис. 3.12. Источник напряжения E выполнен в виде ЦАП на интегральных микросхемах $D1$ типа К572ПА1 и $D2$ типа К140УД7. Восемьразрядный код $N_{глит}$ задает амплитуду напряжения E и, следовательно, скорость нарастания тока в БКК генератора. Поскольку ЦАП-десятиразрядный, то старший и младший разряды микросхемы не используются. Ключевые элементы реализованы на микросхеме $D3$ типа К590КН5. В усилителе обратной связи на микросхеме $D4$ коэффициент усиления регулируется потенциометром $R5$, что дает возможность получить требуемую линейность нарастания тока ГЛИТ. Усилитель $D5$ с транзистором VT генерирует линейно нарастающий ток, который течет по компенсирующей катушке.

БКК содержит компенсирующие катушки и резисторы ПОС по току. Объединение их в одной конструкции позволяет более точно

соблюдать равенство $R_{oc} = R_k$ (и, тем самым, $R_i = -R_k$) в широком рабочем диапазоне температур в зоне БКК (см. описание принципиальной схемы ГЛИТ).

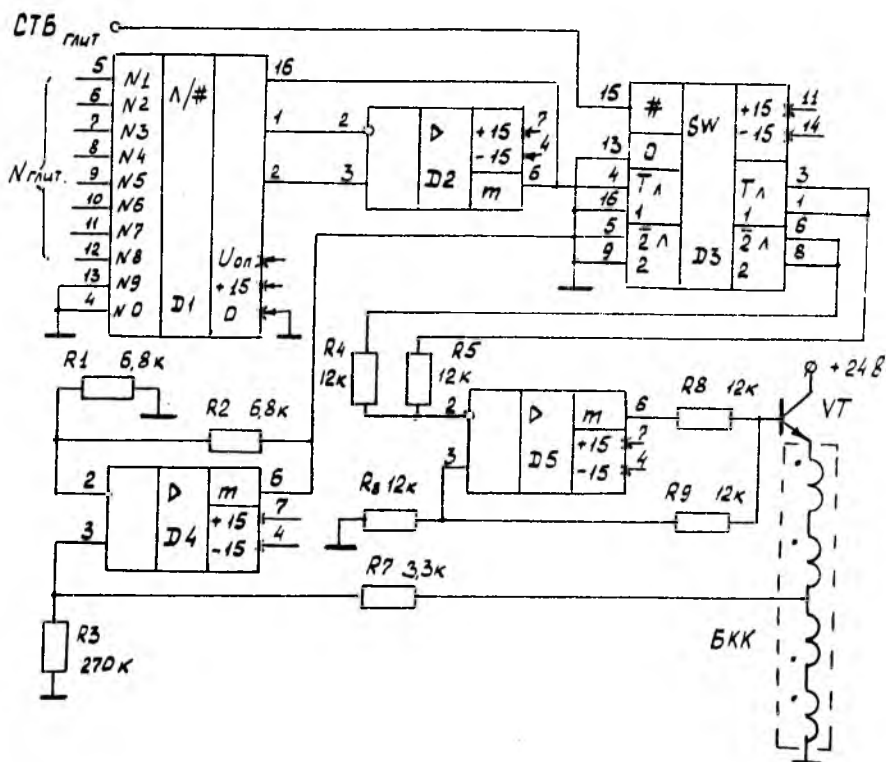


Рис. 3.12. Принципиальная схема ГЛИТ

ГЛИТ управляется двумя сигналами: $СТБ_{ГЛИТ}$ и $N_{ГЛИТ}$. Низкий уровень сигнала $СТБ_{ГЛИТ}$ задает режим генератора «работа». В этом режиме происходит нарастание тока в катушке БКК по линейному закону со скоростью нарастания, задаваемой величиной кода $N_{ГЛИТ}$ в виде 8-разрядного двоичного кода. БКК работает в широком диапазоне температур ($0^\circ \dots 200^\circ \text{C}$). Чтобы в рабочем диапазоне температур обеспечить равенство $R_i = -R_k$ (или $R_{oc} = R_k$), резистор обратной связи изготавливается в одном блоке с компенсирующими катушками из того же провода. Для этого катушки блока

наматываются в 4 провода (все 4 из одного куска). Две секции включаются «последовательно согласно» и образуют соответственно компенсирующую катушку, две другие секции включаются «последовательно встречно» и образуют резистор обратной связи с сопротивлением, равным активной составляющей сопротивления компенсирующей катушки. БКК подключается к ГЛИТ трехпроводной линией. Для правильного функционирования ГЛИТ необходимо равенство сопротивлений выходного и общего проводников линии, поэтому желательно изготавливать их из одного куска провода большого сечения.

3.5. Блок синхронизации

БС (рис. 3.13) вырабатывает тактовые (ТИ), СИ и кадровые (КИ) импульсы (рис. 3.8). Для работы БС на диске бесконтактного токосъемника имеются соответствующие метки, представляющие собой кусочки медной фольги, наклеенные на диск. С одной стороны диска метки расположены между передающими катушками, поэтому при прохождении данных меток мимо катушки синхронизации $L_{с1}$ в БС формируются ТИ, СИ (по одному импульсу на каждый канал).

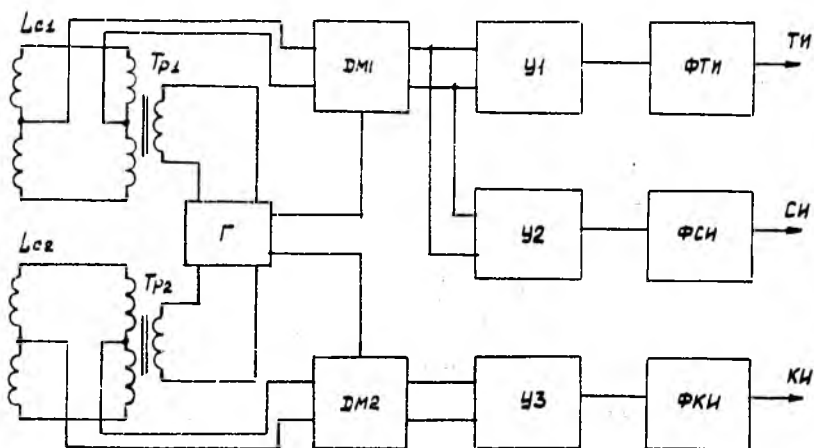


Рис. 3.13. Функциональная схема блока синхронизации

С другой стороны диска наклеена одна метка, формирующая при своем движении мимо катушки L_{c2} кадровый импульс — один на каждый оборот диска.

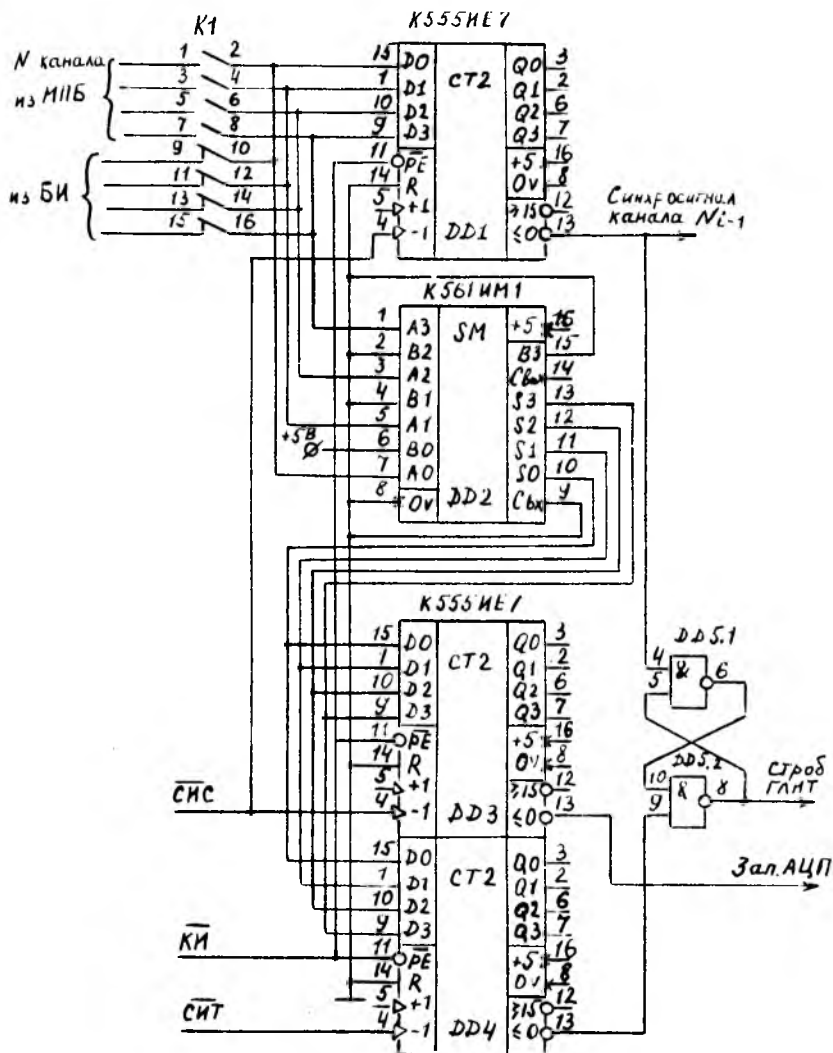


Рис. 3.14. Схема формирования стробов измеряемого канала

Катушки синхронизации L_{c1} , L_{c2} включены в соответствующие мостовые схемы, на которые подается питание от генератора Г через трансформаторы T_{p1} , T_{p2} . Сигналы с мостовых схем подаются на демодуляторы ДМ1, ДМ2 и далее на усилители У1, У2, У3. Поскольку на усилители У1, У2 поданы сигналы с ДМ1 противоположной полярности, то сформированные ТИ и СИ смещены относительно друг друга на полпериода.

Формирование управляющих сигналов реализует схема (рис. 3.14). Измерение температуры проводится в одном из 16 каналов N_i в течение m оборотов ротора. За это время код $N_{ГЛИТ}$ изменяется от максимального значения до $N_{ГЛИТ}=0$ с шагом, равным единице, т. е. на каждом обороте ротора код $N_{ГЛИТ}$ уменьшается на 1 и соответственно уменьшается скорость изменения тока и наведенная ЭДС E_n в приемно-компенсационной катушке $L_{нкi}$. Для полного завершения переходных процессов в $L_{нкi}$ запуск ГЛИТ производится заранее СИ предыдущего канала, который подается либо из МПБ, либо из БИ через переключатель КИ на реверсивный счетчик $DD1$. Запись кода канала производится КИ. СИ подаются на вычитающий вход счетчика, поэтому при подсчете N_{i-1} импульсов счетчик $DD1$ обнуляется и на выводе 13 микросхемы формируется синхросигнал канала N_i , поскольку сброс триггера производится ТИ канала N_i . Формирование импульса сброса производится счетчиком на $DD4$, работающим аналогично $DD1$. Однако в счетчики $DD1$, $DD3$ записывается код номера канала N_i , который получается суммированием кода N_{i-1} и «единицы» в сумматоре $DD2$.

Выходной СИ с $DD3$ "Зап. АЦП" используется для запуска АЦП и перевода УВЗ в режим «хранение».

3.6. Блок связи с интерфейсом

БСИ выполняет функции обмена информацией между КК КАМАК и МПБ. Он реализует прием команд и сигналов с магистрали крейта и МПБ, формирование сигналов, необходимых для работы КК и МПБ, запись и считывание информации в 3У модуля. Блок рассчитан на работу со следующими командами и сигналами:

$NF(18)A(0)$ - запись информации в ОЗУ с увеличением адреса на 1;

$NF(2)A(0)$ - чтение информации из ОЗУ с увеличением адреса на 1;

$NF(16)A(1)$ - требование прямого доступа к памяти (ПДП), запись в регистр адреса ОЗУ;

$NF(10)A(1)$ - сброс ПДП, продолжение работы модуля;

$NF(25)A(0)$ - запуск модуля ($RES1$);

$HOLD$ - сигнал захвата шины.

Команды КАМАК поступают в дешифратор (DC КАМАК). Где преобразуются в соответствующие сигналы NF_iA_i , управляющие работой БСИ и МПБ (рис. 3.15). Обычно работа с модулем начинается командой $F(16)A(1)$, устанавливающей режим ПДП, при этом формируется сигнал $HOLD$, поступающий в микропроцессор (CPU) МПБ. Формирование сигнала $HOLD$ осуществляется триггером (T), установка которого в единичное состояние осуществляется командой $F(16)A(1)$ по стробу $S1$. Сброс сигнала $HOLD$ реализуется командой $F(10)A(1)$ и сигналом \overline{RST} , который формируется путем инвертирования сигнала RST с выхода CPU МПБ. С приходом сигнала $HOLD$ шины адреса (ША) и данных (ШД) МПБ переходят в третье состояние, что подтверждается сигналом $HLDA$, который активизирует в БСИ ША и ШД, а также соответствующие сигналы DC КАМАК. В режиме ПДП происходит обмен информацией между ОЗУ МПБ и магистралью КАМАК. Адресная информация в ЗУ МПБ передается по шине $W1...W16$ и записывается в счетчик (CT) по команде $F(16)A(1)$. Счетчик работает в декрементном режиме. Связь CT с ША МПБ осуществляется через шинный формирователь (BA) с тремя состояниями. BA находится в высокоимпедансном состоянии, если $HLDA=0$. Обмен данными магистрали КАМАК с МПБ производится через шинный формирователь (FN). Использование режима ПДП необходимо на стадии инициализации модуля (загрузка программ и данных в ОЗУ МПБ) и вывода результатов обработки измерительной информации.

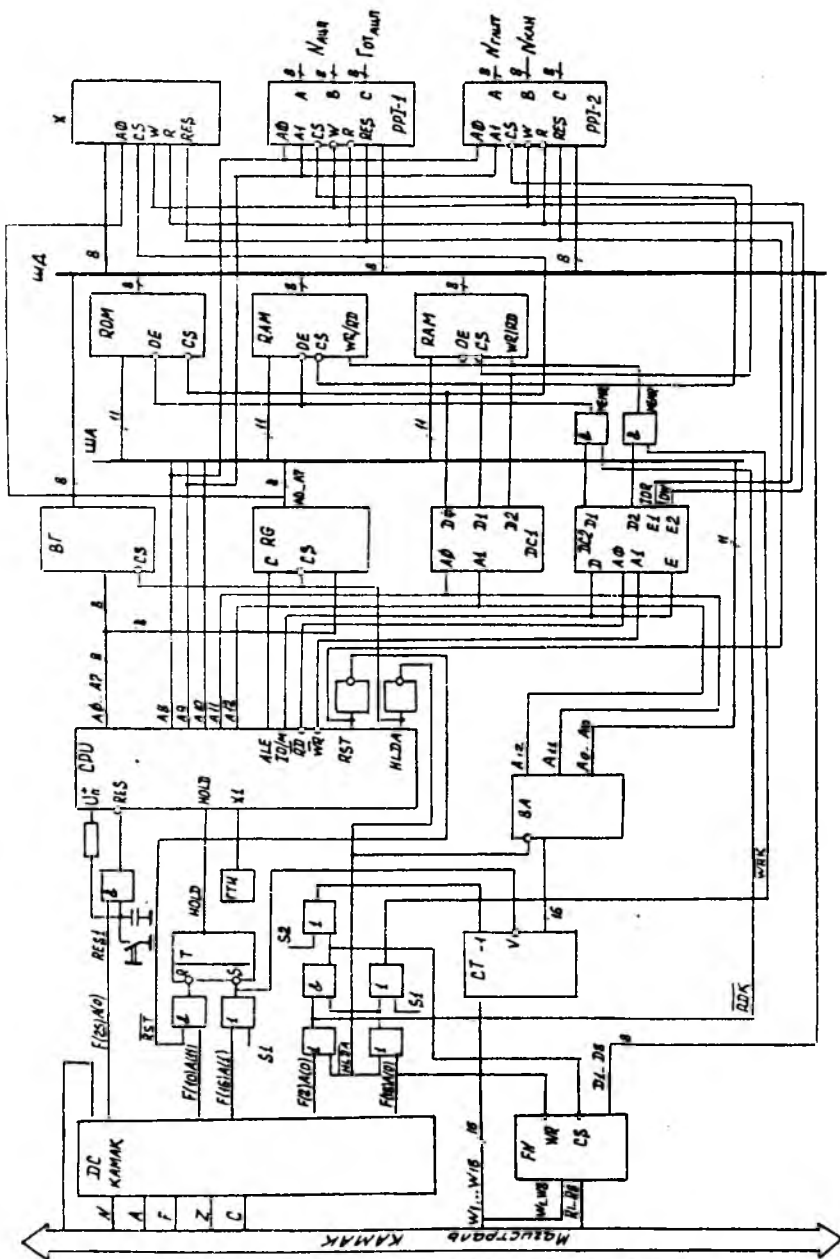


Рис. 3.15. Функциональная схема блока сопряжения с интерфейсом и микропроцессорного блока

3.7. Микропроцессорный блок

МПБ выполняет основные функции управления и обработки информации:

организует взаимодействие модуля с ЭВМ;

производит предварительную обработку измерительной информации;

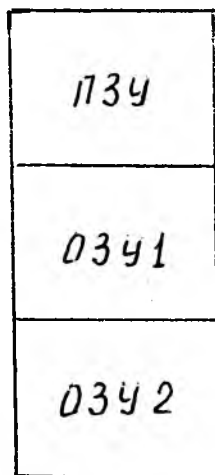
управляет работой БПр.

МПБ состоит из следующих основных частей (см. рис. 3.15): микропроцессор *CPU*, блок памяти, блок внешних устройств (*ВУ*), а также ряд дополнительных устройств (дешифраторы, инверторы и т. д.), обеспечивающих функционирование МПБ. *CPU* имеет тристабильную ША, причем *A8...A15* — адресная шина (старшие 8 разрядов адреса памяти); *A13...A15* — не используются, т. к. для адресации блоков памяти и *ВУ* достаточно 13 разрядов *A0...A12*. *A0...A7* — мультиплексная шина адреса данных. 8 младших разрядов адреса памяти появляются на этой шине в течение первого такта машинного цикла, в течение 2 и 3 тактов эта шина становится ШД. Нужно заметить, что сигнал *ALE* разрешает фиксацию адреса, т. е. появляется в течение 1 такта машинного цикла и разрешает фиксацию адреса внутрисхемным фиксатором. Данные проходят через буфер *BF* и идут в блок *ВУ*. Одиннадцать разрядов ША *A0...A10*, младший байт которых проходит через регистр *RG*, идут на управление блоком памяти.

Сигнал *HOLD* (ЗАХВАТ) указывает, что другие устройства запрашивают использование адресной шины или ШД. *CPU*, получив запрос захвата, откажется от использования этой шины, как только завершится текущая операция передачи данных по шине. Внутренние процессы в *CPU* могут продолжаться. Процессор может опять получить доступ к шине только после того, как сигнал *HOLD* исчезнет. Когда прием сигнала *HOLD* подтвердится, то линии адреса, *RD*, *WR*, *IO/M* переходят в третье состояние. *HLDA* (подтверждение захвата) указывает на то, что *CPU* получил запрос захвата и освободит шину в следующем цикле. Как только сигнал *HOLD* исчезнет, уровень *HLDA* станет низким и процессор снова захватывает шину через время, равное половине длительности цикла. Функционирование *CPU* обеспечивает ГТИ.

В состав МПБ входят два дешифратора $DC1, DC2$. $DC2$ формирует сигналы, которые определяют чтение или запись блока памяти ($\overline{MEMR}, \overline{MEMW}$), либо чтение или запись блока ВУ ($\overline{IOR}, \overline{IOW}$). Для этого на вход $DC2$ подаются сигналы CPU : $\overline{RD}, \overline{WR}$, где \overline{RD} - управление чтением. Если \overline{IOR} имеет низкий уровень, то должно быть произведено чтение из выбранной ячейки памяти или из УВВ. \overline{WR} -управление записью. Если \overline{WR} имеет низкий уровень, то информация с ШД должна быть записана в выбранную ячейку памяти или УВВ. На управление $DC2$ подается также сигнал $\overline{IO/M}$, который устанавливается в начале машинного цикла и остается неизменным в течение него. $DC1$ формирует сигналы, определяющие, какой корпус в блоке памяти или блоке внешних устройств (в зависимости от выбора $DC2$ будет выбран. Управление $DC1$ осуществляется с использованием двух старших разрядов адреса $A11, A12$. При этом адресное пространство будет следующим:

0
2047
4096
6143
6144
8191



Блок памяти состоит из одного кристалла ПЗУ (ROM), емкостью 2 кбт и двух кристаллов ОЗУ (RAM), емкостью также по 2 кбт.

Блок ВУ состоит из двух параллельных адаптеров ($PPI1, PPI2$) и разъема X, необходимого для подключения адаптера клавиатуры и дисплея, посредством которых можно вводить и выводить информацию из МПБ, а также выполнять различные отладочные программы. $PPI1$ настроен на ввод информации в режиме 1. $PPI2$ - настроен на вывод

информации в режиме 0. Форматы приказа определения режима следующие: *PP11* -266, *PP12* -200.

В *PP11* на входы *A0...A7*, *B0...B1* поступают 10 разрядов цифрового кода с выхода АЦП. На входы *C4*, *C2* подается сигнал *STB* готовности от АЦП, который возникает одновременно с появлением цифрового кода.

В ответ на это адаптер *PP11* вырабатывает сигнал *IBF* на выходах *C1*, *C5*, которые проверяются программным путем. Причем, как только возникает этот сигнал, появляется возможность прочитать информацию из портов *A* и *B*.

С выходов *A0...A7* адаптера *PP12* идут 8 разрядов для управления ГЛИТ. А с выходов *B0...B3* идут 4 разряда для задания номера канала, в котором будет производиться измерение температуры.

3.8. Блок-схема алгоритма функционирования аппаратных средств

Блок-схема алгоритма функционирования аппаратных средств микропроцессорного модуля приведена на рис. 3.16. Блок 1 алгоритма и соответствующая часть программы (первые 25 строк) содержат данные, необходимые для работы программы в автономном режиме внутри модуля. В первой строке последовательно заданы: адрес загрузки программы (014000);

адрес индикатора (014002);

смещение адреса стека памяти относительно адреса загрузки, заданное в словах (000002);

смещение в байтах, задающее адрес ячейки памяти, данные в которой указывают на количество измеряемых каналов (000006);

смещение в байтах, задающее номера каналов, в которых будет производиться измерение сигналов датчиков (000007).

16-разрядный стартовый адрес программы 014030, представленный в виде двух отдельных байт 030, 030, задан во второй и третьей строке. Четвертая строка программы отведена для индикатора, пятая строка-для максимального кода $N_{\text{ГЛИТ}}$, т. е. для числа измерений в одном канале. Две следующих строки зарезервированы для указателя стека, в котором будут размещаться результаты преобразований. Затем идет строка, где задается число каналов. В следующие 16 байт записываются номера каналов, в

которых будет производиться измерение. Поэтому можно задавать от 1 до 16 каналов в любом порядке.

При запуске модуля диспетчер обращается к ячейке памяти, содержащей загрузочный адрес программы, считывает стартовый адрес и запускает программу по этому адресу. Блок 2 алгоритма (рис. 3.16) соответствует той части программы, в которой обнуляется индикатор, инициализируется устройство ввода-вывода данных. Параллельный адаптер ППА-1 настроен на ввод данных в режиме 1 (формат приказа-266 по адресу 023), а ППА-2 настроен на вывод данных в режиме 0 (формат приказа 206 по адресу 033), устанавливается указатель стека, т. е. начальный адрес оперативной памяти МПБ, куда будут загружаться результаты преобразований, а также загружается число каналов, в которых будет производиться измерение.

Блок 3 алгоритма соответствует той части программы, в которой устанавливается текущий адрес канала, и где производится измерение, а также задается

максимальный код $N_{ГЛИТ}$.

4-разрядный код номера канала и 8-разрядный код $N_{ГЛИТ}$ выводятся через адаптер ППА-2 соответственно в устройство управления блока преобразования (см. рис. 3.7) и в ЦАП генератора ГЛИТ (см. рис. 3.12). С приходом строб-сигнала $СТБ_{ГЛИТ}$ ток в БКК будет нарастать по линейному закону со скоростью, определяемой $N_{ГЛИТ\max}$. В приемно-

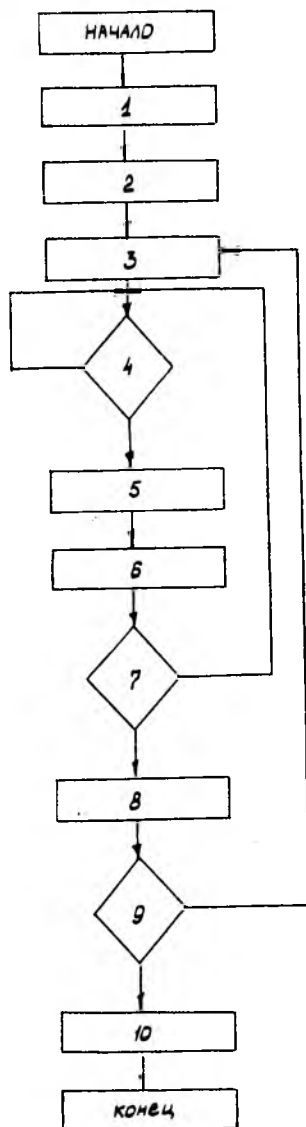


Рис. 3.16. Блок-схема алгоритма

компенсационной катушке того канала, где производится измерение, наводится ЭДС $E_{н\max}$. Разностная ЭДС $E_{диф} - E_{н\max}$ будет преобразована в цифровой код. Одновременно будет сформирован сигнал готовности АЦП, который подается на входы $C2, C4$ порта параллельного адаптера ППА-1. В ответ на пришедший сигнал готовности вырабатывается сигнал IBF на выходах $C1, C5$ порта C . Наличие сигнала IBF проверяется программно, путем логического умножения содержимого порта C на число 042, что отображается блоком 4 алгоритма (см. рис. 3.16).

Ввод данных в память МПБ (блок 5 алгоритма) производится за две команды, т. к. код $N_{АЦП}$ 10-разрядный. После ввода данных последовательно в порты B и A адаптера ППА-1 уменьшается код $N_{ГЛИТ}$ (блок 6) и вновь производится проверка готовности АЦП и чтение его кода $N_{АЦП}$. Указанный цикл повторяется до тех пор, пока код $N_{ГЛИТ}$ не станет равным нулю. После этого уменьшается содержимое счетчика числа каналов (блок 8), загружается адрес следующего канала (блок 3) и операции ввода данных циклически повторяются. По завершению цикла, когда все заданные каналы будут опрошены, производится установка индикатора (блок 10), чтобы сообщить ЭВМ о завершении преобразования сигналов термоэлектрических датчиков в заданных каналах.

Библиографический список

1. Total Solution for PC-based Industrial and Lab Automation Master Catalog. Vol 21. Advantech
2. Сопряжение датчиков и устройств ввода данных с компьютерами IBM PC: Пер. с англ /Под ред. У. Томкинса, Дж. Уэбстера. М: Мир, 1992. 592 с.
3. Микропроцессоры. Кн. 1. Архитектура и проектирование микроЭВМ. Организация вычислительных процессов: Учебник для вузов/Под ред. Л. Н. Преснухина. М.: Высш. шк. 1986. 495 с.
4. А. с. 1619070 СССР, МКИ³. Устройство для измерения температуры вращающихся объектов /Н. Н. Васин (СССР). № 4437 133; Заяв. 8.09.90; Оpubл. 7.01.91, Бюл. № 1.

СОДЕРЖАНИЕ

Введение	3
1. ФУНКЦИОНАЛЬНЫЕ МОДУЛИ УСО	4
2. СОПРЯЖЕНИЕ ФУНКЦИОНАЛЬНЫХ МОДУЛЕЙ УСО С МАГИСТРАЛЬЮ ISA	13
2.1. Магистраль ISA	13
2.2. Разработка функциональных модулей УСО в стандарте ISA	21
3. СИСТЕМА ИЗМЕРЕНИЯ СИГНАЛОВ ТЕРМОЭЛЕКТРИЧЕСКИХ ДАТЧИКОВ, РАСПОЛОЖЕННЫХ НА ВРАЩАЮЩИХСЯ ОБЪЕКТАХ	28
3.1. Структурная схема аппаратных средств	29
3.2. Бесконтактный токосъемник индукционного типа	31
3.3. Блок преобразования	37
3.4. Генератор линейно изменяющегося тока	42
3.5. Блок синхронизации	45
3.6. Блок связи с интерфейсом	47
3.7. Микропроцессорный блок	50
3.8. Блок-схема алгоритма функционирования аппаратных средств	52

Васин Николай Николаевич

**УСТРОЙСТВА СВЯЗИ
С ОБЪЕКТОМ АВТОМАТИЗАЦИИ
НА БАЗЕ IBM PC**

Редактор Т. И. Кузнецова
Техн. редактор Г. А. Усачева
Корректор Т. И. Щелокова

Лицензия ЛР № 020301 от 28.11.91.
Подписано в печать 14.06.94. Формат 60x84 1/16. Бумага
офсетная. Печать офсетная. Усл. печ. л. 3,25. Усл. кр.-отт. 3,37.
Уч.-изд. 3,35. Тираж 200 экз. Заказ 208. Арт. С-19/94.

Самарский государственный аэрокосмический университет
им. академика С. П. Королева.
443086 Самара, Московское шоссе, 34.

ИПО Самарского аэрокосмического университета.
443001 Самара, ул. Ульяновская, 18.