



2. Артамонов, Ю.С. Востокин, С.В. Инструментальное программное обеспечение для разработки и поддержки исполнения приложений научных вычислений в кластерных системах [Текст] /Ю.С. Артамонов, С.В. Востокин //Вестн. Сам. Гос. техн. ун-та. Сер. Физ.-мат. науки – 2015 – С.785-798.

3. Царёв, Д.А. Артамонов, Ю.С. Сравнение основных возможностей и классификация облачных инструментов разработки [Текст] /Д.А. Царёв, Ю.С. Артамонов //Перспективные информационные технологии (ПИТ 2016): труды Международной научно-технической конференции /под ред. С.А. Прохорова – Самара: Издательство СНЦ РАН – 2016 – С.539-542.

4. Царёв, Д.А. Востокин, С.В. Технология развёртывания скелетных программ для автоматизации вычислений на суперкомпьютере «Сергей Королёв» [Текст] /Д.А. Царёв, С.В. Востокин //Перспективные информационные технологии (ПИТ 2017): труды Международной научно-технической конференции /под ред. С.А. Прохорова – Самара: Издательство СНЦ РАН – 2017.

5. Vostokin, S.V. Templet: A markup language for concurrent actor oriented programming [Текст] /S.V. Vostokin //CEUR Workshop Proceedings – 2016 – С.460-468.

Х.М. Шерматова

ПАРАЛЛЕЛЬНОЕ МИКРОПРОГРАММИРОВАНИЕ АЛГОРИТМА ВЫЧИСЛЕНИЯ СТАНДАРТНЫХ ФУНКЦИЙ

(Ферганский государственный университет)

Аннотация. В данной статье рассматриваются вопросы создания параллельного микропрограммирования для алгоритма вычисления стандартных функций и на их основе – параллельной работы микропрограммного автомата с памятью произвольной выборки.

В результате исследований основанный на средства параллельного представления алгоритмов и способов их микропрограммной интерпретации называется параллельным микропрограммированием.

Распараллеливание процесса обработки информации обнаруживается на всех уровнях организации вычислительного процесса, причем прогресс технологии способствует проникновению параллельности на самые низкие уровни, вплоть до элементарных операций (предельное распараллеливание). Это проявляется в основном в применении устройств массовой обработки информации (матричные арифметические устройства, ассоциативные процессоры). Такие устройства предназначены для реализации узкого класса алгоритмов, которые естественным образом распараллеливаются до микроопераций.

Устройства, в котором возможна реализация параллельной микропрограммы, можно себе представить в виде сети элементарных автоматов, совокупная внутренняя память которых образует общую память данных. Логика



каждого автомата должна обеспечить ему способность самому выбрать ту микрокоманду, которую он должен выполнить над содержимым своей памяти. Иными словами, параллельная микропрограмма реализуется устройством с полной децентрализацией функций хранения, преобразования и управления, и поэтому микропрограммный принцип здесь относится не только к способу управления, но и к преобразованию информации.

Итак, основные тенденции современного развития информационной системы требуют расширения самого понятия микропрограммирования таким образом, чтобы оно включало в себя способы упорядоченного проектирования микроструктуры устройств, интерпретирующих алгоритмы с разной степенью распараллеливания, а также их асинхронной композиции.

Микропрограммными автоматами будем называть такие конечные автоматы, у которых значения функций переходов и выходов хранятся в памяти микропрограмм и в каждом такте выбираются оттуда в зависимости от внутреннего и входного состояний. Смена микропрограммы в сети автоматов, интерпретирующей алгоритмы параллельных постановок, дает возможность программировать сеть, настраивая ее на реализацию того или иного алгоритма. Здесь в отличие от параллельных машин микропрограмма повторяется в каждом автомате сети, и, следовательно, достигается предельная для данного алгоритма параллельность. Естественность что такие реализации не универсальны. Каждая из них предназначена для класса машин, ограниченного количеством подставок и межавтоматными связями. Сети микропрограммных автоматов, интерпретирующих алгоритмы параллельных подстановок, будем называть параллельными микропрограммными структурами.

Рассмотрим возможные способы практической реализации параллельных микропрограммных структур. Структурная схема микропрограммного автомата зависит от организации хранения микропрограмм и типа используемой для этого памяти.

Память с произвольной выборкой. Блок-схема такого автомата изображена на рисунке.

Основным блоком является память микропрограмм (блок 2), в которой записаны двоичные коды состояний переходов и выходов $S_i = (t + 1) = \delta(\sigma_k, S_j)$. Следует учесть, что в микропрограммную память целесообразно вносить только микрокоманды, определяющие переходы автомата, обусловленные удачным сравнением состояний входов от M_{in}^1 с левой частью подстановки. Это соответствует переходам вида $\delta(\sigma_i, a_{i0}) = C_{i0}$ под воздействием входных состояний $\sigma_i \in \Sigma'$. Изменение внутреннего под воздействием входных состояний $\sigma_{ik} \in \Sigma''$ целесообразнее осуществлять непосредственно, коммутируя входы от $M_{in}'(x)$ автоматов с элементом памяти. Это выполняется также, как в ячейках памяти данных. Таким образом, число микрокоманд, хранящихся в памяти блока 2, равно числу подстановок алгоритма.

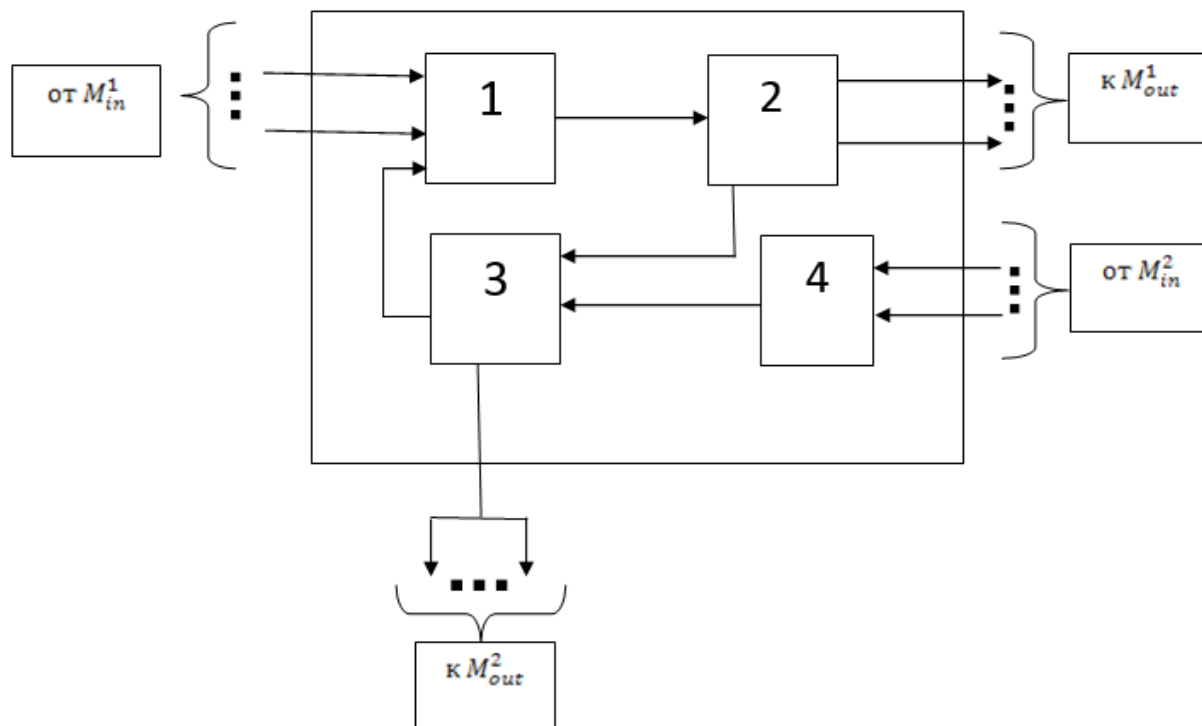


Рис. 1. Блок схеме микропрограммного автомата с памятью произвольной выборки, где 1-логика определения адреса; 2-памяти микропрограмм; 3-внутренняя память; 4-коммутатор.

Адрес микрокоманды формируется в блоке-1 как функция от состояний (a_{ip}, σ_i) . Считанная микрокоманда поступает на вход внутренней памяти (блок 3) и выходы автомата. Длина слова микрокоманды равна числу выходов, т.е. $n+1$.

Отсюда необходимый объём памяти блока-2 $V_1 = V_{n+1}$. Вместо памяти с произвольной выборкой можно использовать постоянное перепрограммируемое запоминающее устройство.

Литература

1. Алеева В.Н. Параллельные алгоритмы для аппроксимации функций и их реализации на спецпроцессорах. Новосибирск, 1985. 160-ст.
2. Морозов В.Н. Оптоэлектронные матричные процессоры. М.Радио-связь. 1986.