

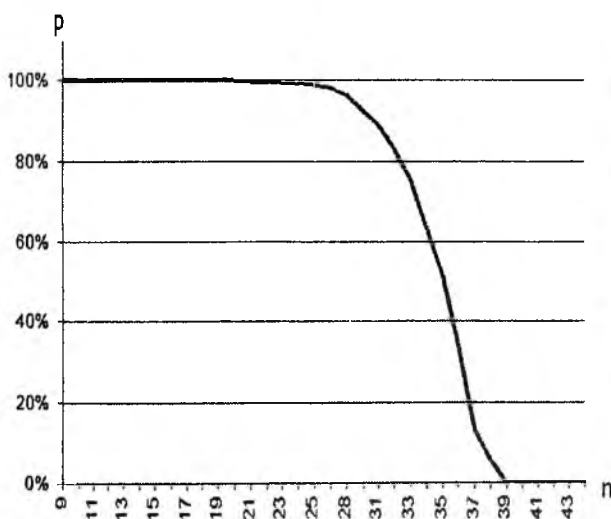
МИКРОПРОЦЕССОРНЫЙ КОДЕР/ДЕКОДЕР КАСКАДНОГО КОДА

Гольберг Н.Ю., Волков Д.А.

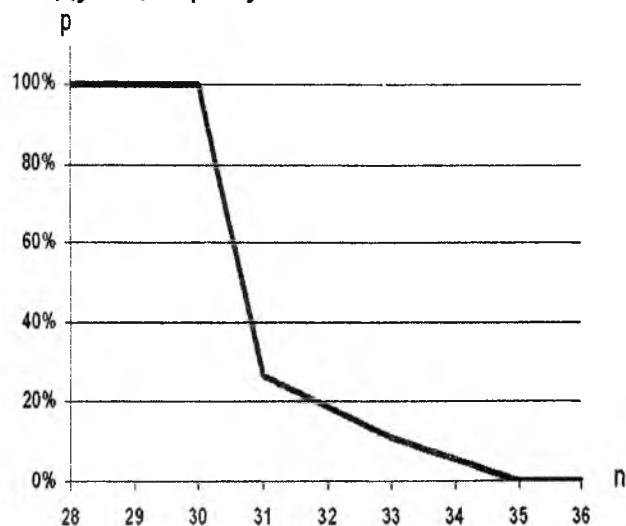
Научный руководитель – д.т.н., профессор Фрид А.И.

Уфимский Государственный Авиационный Технический Университет

В работе рассматриваются общие принципы повышения исправляющей способности помехоустойчивых кодов с помощью каскадного кодирования. Основной задачей исследования является изучение характеристик кодов в зависимости от характеристик помех, действующих на закодированную информацию, а именно: от типа ошибок, вызванных помехами (случайным образом распределенные ошибки или пакетные ошибки) и от количества ошибок. Для решения этой задачи была разработана программа моделирования процесса кодирования/декодирования информации, подвергающейся воздействию помех. В качестве базовых кодов были выбраны (7,3)-код Рида-Соломона (внутренний код) и (15,11)-код Рида-Соломона (внешний код). Была разработана программа в ассемблерном коде для процессора Motorola MPC555, позволяющая реализовать данное кодирование/декодирование. В результате моделирования были получены результаты, приведенные на следующих рисунках:



Исправляющая способность кода при случайном распределении ошибок (n – количество ошибок, р – процент исправляемых комбинаций)



Исправляющая способность кода при пакетном распределении ошибок (n – длина пакета ошибок, р – процент исправляемых комбинаций)

Таким образом, можно сделать вывод, что каскадное кодирование наиболее адаптировано для исправления воздействия помех, приводящих к возникновению случайно распределенных ошибок. Кроме того, данное кодирование позволяет исправлять и пакетные ошибки, однако менее эффективно, чем специально разработанные для этого виды кодирования.