

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ

ГОСУДАРСТВЕННОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«САМАРСКИЙ ГОСУДАРСТВЕННЫЙ АЭРОКОСМИЧЕСКИЙ
УНИВЕРСИТЕТ ИМЕНИ АКАДЕМИКА С.П. КОРОЛЕВА
(НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ)»

**Радиотехнические комплексы контроля полёта и управления
микро/наноспутников**

Материалы интерактивного тестирования в системе MOODLE

САМАРА

2010

Составитель: КУДРЯВЦЕВ Илья Александрович

Материалы интерактивного тестирования в системе MOODLE включают базу вопросов для допуска к лабораторным работам и базу вопросов текущего контроля знаний. База вопросов предназначена для магистрантов, обучающихся по магистерской программе «Космические информационные системы и наноспутники. Навигация и дистанционное зондирование» по направлению 010900.68 «Прикладные математика и физика».

База данных вопросов подготовлена на межвузовской кафедре космических исследований.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

**Государственное образовательное учреждение
высшего профессионального образования
«САМАРСКИЙ ГОСУДАРСТВЕННЫЙ АЭРОКОСМИЧЕСКИЙ
УНИВЕРСИТЕТ имени академика С.П. КОРОЛЁВА
(национальный исследовательский университет)»**

Материалы интерактивного тестирования в системе MOODLE

1

Укажите правильный вариант идентификатора VHDL

Баллов: 1

Vasya_5	Выбрать...
Vasya	Выбрать...
Vasya_	Выбрать...
Vasya__5	Выбрать...
5Vasya	Выбрать...
Vasya%	Выбрать...

3

Баллов: 1

Каким оператором присваивается значение переменной ?	Выбрать...
Каким оператором сцепляются символьные строки ?	Выбрать...
Каким оператором присваивается значение сигналу ?	Выбрать...

1

Баллов: 2

Приведено описание архитектуры

```
architecture Behavioral of REG is
  component DFF -- D триггер
  port ( D,C,R : in std_logic;
        Q : out std_logic);
  end component;
  signal T: std_logic_vector(0 to 11);
  begin
    T(0)<=L;
    LFSR<=T(11);
    ST0: DFF port map(D=>T(0),C=>Clock,R=>reset,Q=>T(1));
    JK1: for i in 1 to 10 generate
    begin
      ST2: DFF port map(D=>T(i),C=>Clock,R=>reset,Q=>T(i+1));
    end generate;
  end Behavioral;
```

2

Баллов: 1

- d. внешние входные и выходные сигналы объекта
- e. сигналы и переменные, включенные в описание объекта

Выберите один ответ.

- a. 11-разрядный регистр сдвига с последовательным выходом L и последовательным входом LFSR
- b. 11-разрядный регистр сдвига с последовательным выходом LFSR
- c. 10- разрядный параллельный регистр хранения
- d. 11-разрядный регистр сдвига с последовательным выходом LFSR и последовательным входом L
- e. 10- разрядный регистр сдвига с последовательным выходом LFSR и параллельным выходом L
- f. 10- разрядный регистр сдвига с последовательным выходом LFSR
- g. 12- разрядный регистр сдвига с параллельным входом L
- h. 11- разрядный регистр сдвига с параллельным входом и последовательным выходом

2

Баллов: 2

Описание архитектуры устройства

```
architecture Y of XXX is
begin
process (C,R)
begin
  if R='0' then Q <= '1';
  elsif (C'event and C='1') then Q <= D;
  end if;
end process;
end Y;
```

соответствует цифровому устройству -

Выберите один ответ.

- a. Асинхронный D триггер
- b. Синхронный D триггер с динамическим управлением по фронту импульса и синхронным сбросом
- c. Синхронный D триггер с динамическим управлением по фронту импульса и асинхронным сбросом
- d. Синхронный D триггер со статическим управлением
- e. Синхронный D триггер с динамическим управлением по фронту импульса
- f. Синхронный D триггер с динамическим управлением по фронту импульса и асинхронной установкой
- g. Синхронный D триггер с динамическим управлением по спаду импульса и синхронной установкой
- h. Синхронный D триггер с динамическим управлением по спаду импульса и асинхронным сбросом
- i. Синхронный D триггер с динамическим управлением по фронту импульса и синхронной установкой

3

Баллов: 2

Архитектура

```
architecture Behavioral of tesst is
```

```
begin
process(A,R)
begin
if R='1' then Y<=B"0000";
elsif A='1' then Y<=X;
end if;
end process;
end Behavioral;
```

соответствует -

Выберите один ответ.

- a. 4-разрядный регистр сдвига с синхронным сбросом
- b. 4-разрядный регистр сдвига с асинхронным сбросом
- c. 16-разрядный синхронный регистр хранения с управлением по фронту импульса
- d. 4-разрядный регистр с управлением по спаду тактового импульса
- e. 4-разрядный регистр-защелка
- f. 4-разрядный мультиплексор
- g. 8-разрядный регистр сдвига
- h. 16-разрядный асинхронный регистр хранения

1

Баллов: 1

SEPIC

Выбрать...

Чоппер

Выбрать...

Бустер

Выбрать...

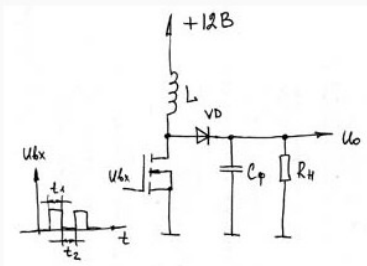
Инвертор

Выбрать...

2

Баллов: 3

Длительность интервала t_1 - 12 мкс, t_2 - 28 мкс. Определите величину выходного напряжения для схемы, изображенной на рисунке.

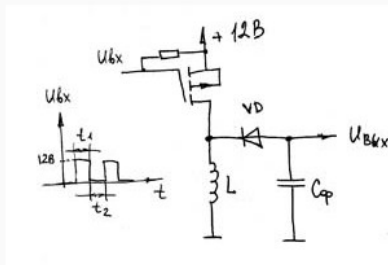


Ответ:

3

Баллов: 3

Определить величину выходного напряжения (по модулю) в схеме, представленной на рисунке, если $t_1=20.7$ мкс, $t_2=40.4$ мкс.

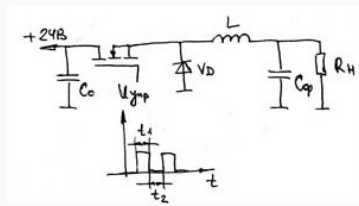


Ответ:

4

Баллов: 3

При каком минимальном значении индуктивности дросселя (в мГн) схема будет работать в режиме безразрывных токов, если $t_1=4.7\text{мкс}$, $t_2=9.6\text{мкс}$, $R_H=2.7\text{КОм}$.



Ответ:

1

Баллов: 1

Микроконтроллеры MSP430 представляют собой

Выберите один ответ.

- a. Микроконтроллеры фоннеймановской архитектуры с RISC ядром
- b. Микроконтроллеры фоннеймановской архитектуры с CISC ядром
- c. Микроконтроллеры гарвардской архитектуры с CISC ядром
- d. Микроконтроллеры гарвардской архитектуры с RISC ядром

2

Баллов: 1

После выполнения программы в регистре R9 находится десятичное число 17. Определите содержимое ячейки памяти по адресу 220h. Ответ указывать в десятичной форме.

```
mov #1,R14
clr R9
mov #220h,R7
mov 0(R7),R11
mov #10h,R13
```

Loop: rra R11

```
jnc Next
add R14,R9
```

Next: incd R14

```
dec R13
jnz Loop
bis #CPUOFF,SR
```

Ответ:

3

Баллов: 1

Команда MSP430F149 `mov R0,10(R5)`

Выберите один ответ.

- a. Перемещает данные из памяти в регистр R5
- b. Перемещает данные из памяти по адресу $R5+10$ в регистр R0
- c. Перемещает число 10 в регистр R0
- d. Перемещает сумму регистра R0 и числа 10 в память по адресу, хранящемуся в R5
- e. Перемещает данные из регистра R0 в память по адресу $R5+10$

4

Баллов: 1

Таблица векторов событий микроконтроллеров MSP430 содержит

Выберите один ответ.

- a. Инструкции перехода на адреса первой команды подпрограммы обработки события
- b. Адреса ячеек памяти, в которых находятся адреса подпрограмм обработки событий
- c. Адреса подпрограмм обработки событий
- d. Подпрограммы обработки событий

1

Баллов: 2

На входы опорного напряжения АЦП VR- и VR+ микроконтроллера MSP430F149 поданы соответственно напряжения 1.45В и 2.18В. Определить входное напряжение, если результат преобразования составил 3516

Ответ:

2

Баллов: 3

Определите содержимое регистра RESLO в результате выполнения нижеприведенных команд. Результат указывать в десятичной форме.

```
mov #4831h,&MPY
```

```
mov #8888h,&OP2
```

Ответ:

1

Баллов: 1

Изначально в регистре R1 находится число 0xAAAA2222, в регистре R2 – число 0xBBBB1111. Процессор BF533 выполняет команду

$$R3=R2+R1 (S)$$

Определите содержимое регистра R3 после операции. Ответ указывать в шестнадцатеричной форме.

Ответ:

2

Баллов: 1

Определите содержимое регистра R5 после остановки нижеприведенной программы на метке LAB2. Ответ указывать в десятичной форме.

```
R1=0x0001;
```

```
R3=0x0001;
```

```
P5=0x0007;
```

```
LSETUP(LAB0,LAB1) LC0=P5;
```

```
LAB0: R3*=R1;
```

```
LAB1: R1+=0x0009;
```

```
LAB2: R5=R3;
```

Ответ:

3

Баллов: 1

Изначально в регистре R1 находится число 0xAAAA2222, в регистре R2 – число 0xBBBB1111. Процессор BF533 выполняет команду

$$R3=R2.H*R1.L (IS)$$

Определите содержимое регистра R3 после операции. Ответ указывать в шестнадцатеричной форме.

Ответ:

Вопросы для допуска к лабораторной работе
«Разработка цифровых систем управляющих комплексов
микроспутников базе ПЛИС»

1. Опишите порядок тестирования проекта с помощью симулятора ModelSim
2. Опишите принцип действия регистра сдвига
3. Как работает двоичный счетчик с параллельным переносом ? Нарисуйте схему.
4. Опишите свойства и таблицы переходов известных вам триггеров
5. Как средствами ISE назначить желаемые выводы кристалла вашему проекту ?
6. Какие стили описания аппаратуры в языке VHDL вы знаете ? Приведите пример
7. Опишите спецификацию интерфейса (ENTITY) в языке VHDL
8. Какие типы сигналов в языке VHDL вы можете использовать ? Как определить восьмиразрядную шину данных ?
9. Что такое процесс? Как его описать в языке VHDL ?
10. Как описать JK триггер с асинхронным сбросом на языке VHDL ?
11. Как определить переменную в вашем проекте ? Как присвоить ей значение ?
Чем отличается использование переменной от использования сигнала ?
12. Опишите двухразрядный мультиплексор, пользуясь параллельными операторами языка VHDL
13. Приведите пример архитектурной спецификации на языке VHDL. Как включить в состав вашего проекта дополнительный внутренний сигнал, не описанный в спецификации интерфейса (ENTITY)?
14. Опишите порядок использования оператора generate. В каком случае его использование целесообразно ?
15. Нарисуйте эпюру проверочных сигналов для синхронного двоичного реверсивного счетчика с асинхронным сбросом.

Список вопросов для допуска к лабораторной работе №3
«Разработка программного обеспечения микроконтроллеров MSP430»

1. Опишите структуру адресного пространства MSP430
2. Опишите способы адресации в MSP430 ?
3. Опишите команды пересылок в MSP430
4. Опишите систему прерываний в MSP430
5. Опишите команды арифметических операций в MSP430
6. Как организовать циклическое выполнение группы операций в MSP430 ?
7. Как имитировать прерывание от АЦП в MSP430 ?
8. Как при отладке организовать автоматический останов программы в нужной точке ?
9. Как использовать макрофункции при отладке программ ?
10. Что такое профилировщик и как он работает ?
11. Как использовать анализатор кода при отладке программ ?
12. Как организовать цикл на языке Си ?
13. В чем отличие маскируемых прерываний от немаскируемых в MSP430?
14. Как определить длительность выполнения программы на языке Си?
15. Опишите режимы работы АЦП в MSP430.

Список вопросов для допуска к лабораторной работе
«Разработка программного обеспечения цифровых сигнальных процессоров»

1. Опишите структуру системы памяти процессоров BLACKFIN
2. Опишите способы адресации в BLACKFIN ?
3. Какие вычислительные устройства имеются в процессорах BLACKFIN ?
4. Опишите систему прерываний процессоров BLACKFIN
5. Опишите команды арифметических операций АЛУ в процессорах BLACKFIN
6. Как организовать циклическое выполнение группы операций в процессорах BLACKFIN ?
7. Что такое исключения и как они обрабатываются в процессорах BLACKFIN ?
8. Что такое циклическая адресация и как она реализуется в процессорах BLACKFIN ?
9. Как перемножить два дробных 16-разрядных числа в процессорах BLACKFIN ?
10. Что такое «устройство генерации адреса» ? Каковы его функции и состав ?
11. Что такое «Часы реального времени» ? Каковы особенности этого модуля ?
12. Какие отладочные возможности аппаратно поддерживаются в процессорах BLACKFIN ?
13. Как загрузить исполняемую программу в процессор BLACKFIN (BF533) ?
14. Как определить длительность выполнения программы с помощью VDSP ?
15. Что такое VDK ? Каковы его основные особенности ?